

Docket No.: M1071.1857/P1857
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Yasushi Sano, et al.

Application No.: Not Yet Assigned

Filed: August 26, 2003

Art Unit: N/A

For: PARALLEL MULTISTAGE BAND-PASS
FILTER

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2002-254445	August 30, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: August 26, 2003

Respectfully submitted,

By Richard LaCava

Richard LaCava

Registration No.: 41,135

DICKSTEIN SHAPIRO MORIN & OSHINSKY
LLP

1177 Avenue of the Americas

41st Floor

New York, New York 10036-2714

(212) 835-1400

Attorney for Applicant

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 8月30日
Date of Application:

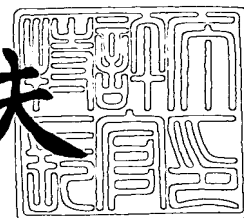
出願番号 特願2002-254445
Application Number:
[ST. 10/C]: [JP 2002-254445]

出願人 株式会社村田製作所
Applicant(s):

2003年 7月11日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3057027

【書類名】 特許願

【整理番号】 20020030

【提出日】 平成14年 8月30日

【あて先】 特許庁長官 殿

【国際特許分類】 H01P 1/20
H01P 1/213

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号
株式会社村田製作所内

【氏名】 佐野 泰士

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号
株式会社村田製作所内

【氏名】 小林 英一

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号
株式会社村田製作所内

【氏名】 岡嶋 伸吾

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号
株式会社村田製作所内

【氏名】 服部 準

【特許出願人】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100084548

【弁理士】

【氏名又は名称】 小森 久夫

【手数料の表示】

【予納台帳番号】 013550

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004875

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 並列多段型帯域通過フィルタ

【特許請求の範囲】

【請求項 1】 伝送信号の入力端子と出力端子との間に、共振周波数がそれぞれ互いに近接する複数の共振器を並列に接続した並列多段型帯域通過フィルタにおいて、

n を自然数として、

前記入力端子側から $(2n - 1)$ 番目の前記共振器の入力端子側ポートと、
 $(2n)$ 番目の前記共振器の入力端子側ポートとの間に、伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入し、

前記入力端子側から $(2n)$ 番目の前記共振器の出力端子側ポートと、
 $(2n + 1)$ 番目の前記共振器の出力端子側ポートとの間に、伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入したことを特徴とする並列多段型帯域通過フィルタ。

【請求項 2】 伝送信号の入力端子と出力端子との間に、共振周波数がそれぞれ互いに近接する複数の共振器を並列に接続した並列多段型帯域通過フィルタにおいて、

n を自然数として、

前記出力端子側から $(2n - 1)$ 番目の前記共振器の出力端子側ポートと、
 $(2n)$ 番目の前記共振器の出力端子側ポートとの間に、伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入し、

前記出力端子側から $(2n)$ 番目の前記共振器の入力端子側ポートと、
 $(2n + 1)$ 番目の前記共振器の入力端子側ポートとの間に、伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入したことを特徴とする並列多段型帯域通過フィルタ。

【請求項 3】 前記伝送線路の両端のポートと接地電極との間に、リアクタンス素子を少なくとも一つ接続した請求項 1 または請求項 2 に記載の並列多段型帯域通過フィルタ。

【請求項 4】 前記共振器の励振素子にリアクタンス素子をそれぞれ直列接

続した請求項 1 または請求項 2 に記載の並列多段型帯域通過フィルタ。

【請求項 5】 前記伝送線路は誘電体同軸線路である請求項 1 ～ 4 のいずれかに記載の並列多段型帯域通過フィルタ。

【請求項 6】 前記伝送線路はマイクロストリップ線路である請求項 1 ～ 4 のいずれかに記載の並列多段型帯域通過フィルタ。

【請求項 7】 前記伝送線路は、インダクタンス素子とキャパシタンス素子とからなる集中定数線路である請求項 1 ～ 4 のいずれかに記載の並列多段型帯域通過フィルタ。

【請求項 8】 前記共振器は誘電体同軸共振器である請求項 1 ～ 7 のいずれかに記載の並列多段型帯域通過フィルタ。

【請求項 9】 前記共振器はマイクロストリップ共振器である請求項 1 ～ 7 のいずれかに記載の並列多段型帯域通過フィルタ。

【請求項 1 0】 請求項 1 ～ 9 のいずれかに記載の並列多段型帯域通過フィルタを複数備えた複合フィルタ素子。

【請求項 1 1】 請求項 1 ～ 9 のいずれかに記載の並列多段型帯域通過フィルタを備えた増幅器。

【請求項 1 2】 請求項 1 ～ 9 のいずれかに記載の並列多段型帯域通過フィルタ、請求項 1 0 に記載の複合フィルタ素子、または請求項 1 1 に記載の増幅器を備えた通信装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、移動体通信システムの移動体通信基地局等に用いられる送受信用の帯域通過フィルタに関するものである。

【0 0 0 2】

【従来の技術】

近年、携帯電話等の移動体通信システムにおいては、利用者数の増大や使用エリアの拡大等のため、多くの基地局が必要となっており、この基地局で使用する送信共用装置の小型化、低損失化、および低コスト化が要求されている。

【 0 0 0 3 】

基地局で使用される送信共用装置に用いるフィルタは、必要な周波数帯域のみを通過する帯域通過フィルタ（B P F）で構成されている。

【 0 0 0 4 】

このような帯域通過フィルタにおいて、広い通過帯域を確保する方法として、近接した共振周波数を有する共振器を直列接続して、共振周波数帯域を広げる方法がある。しかし、複数の共振器を直列接続した場合には、各共振器の固有モードが各周波数成分を分担するため、各共振周波数における群遅延特性を任意に設定することができない。このため、通過帯域の全般において、平坦な群遅延特性を得ることができない。

【 0 0 0 5 】

この課題を解決する帯域通過フィルタとして、図 2 2 に示すような複数の共振器を並列接続した多段型の構造が考案されている。

図 2 2 は従来の並列多段型帯域通過フィルタの等価回路図であり、1 は入力端子、2 は出力端子であり、F 1 ～ F m は共振器、T L は位相調整用の伝送線路である。この例では、共振器数が偶数の場合の回路を示している。

図 2 2 に示す並列多段型帯域通過フィルタは、互いに近接する共振周波数を有する共振器 F 1 ～ F m を入力端子 1 と出力端子 2 との間に並列接続しており、入力端子側から偶数番目の共振器における出力端子側のポートに伝送信号の略 1 / 2 波長の電気長を有する位相調整回路（伝送線路）を接続している。

【 0 0 0 6 】

しかし、図 2 2 に示すように、複数の共振器をそれぞれ入力端子側、出力端子側ともに、それぞれ一点で接続することは、実際の回路形成上、非常に困難なことである。

【 0 0 0 7 】

この問題を解決する発明が、特開平 3 - 7 2 7 0 1 号公報に開示されている。

【 0 0 0 8 】

この発明に示された代表的な並列多段型帯域通過フィルタを図 2 3 に示す。

図 2 3 は従来の並列三段型帯域通過フィルタの等価回路図であり、1 は入力端

子、2は出力端子、F1～F3はそれぞれに近接する共振周波数を有する共振器、TLは伝送線路を示している。

【0009】

図23に示すように、それぞれ互いに近接する共振周波数を有する複数の共振器F1、F2、F3を、伝送信号の入力端子1と出力端子2との間に並列に接続している。また、各共振器F1、F2、F3の入力端子側ポートと入力端子1との間に、それぞれ伝送信号の略1/2波長の電気長を有する伝送線路TLを挿入しており、共振器2の出力端子側ポートにも、伝送信号の略1/2波長の電気長を有する伝送線路TLを直列接続している。

【0010】

【発明が解決しようとする課題】

このような従来の並列多段型帯域通過フィルタにおいては、次に述べる解決すべき課題があった。

従来の並列多段型帯域通過フィルタは、実際に各共振器を並列接続する場合に、損失を抑制するために、共振器に接続する伝送線路の位相や特性インピーダンスを調整してから接続しなければならなかった。このため、調整によりコストが増加するとともに、必ず調整された伝送線路を共振器の両入出力ポートに接続しなければいけないため、部品点数が増加してしまう。

【0011】

また、隣り合う共振器同士は位相を反転しなければならない。共振器内の励振素子で反転を行えない場合には、各共振器の両端のポートに伝送信号の1/2波長の奇数倍の電気長を有する伝送線路等の位相反転素子を接続して位相を反転しなければならず、共振器の構造が複雑になるとともに、部品点数が増加してしまう。

【0012】

また、部品点数が多いため、多段化していくと共振器や伝送線路の配置が複雑になり、フィルタの形成が難しくなってしまう。

【0013】

また、部品点数が多いため、多段化していくと伝送線路の損失によって、フィ

ルタの挿入損失を増加させてしまう。

【0 0 1 4】

この発明の目的は、部品点数が少なく、容易に形成することができる並列多段型帯域通過フィルタを構成することにある。

【0 0 1 5】

【課題を解決するための手段】

この発明は、入力端子側から $(2n-1)$ 番目の共振器の入力端子側ポートと、 $(2n)$ 番目の共振器の入力端子側ポートとの間に、伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入し、入力端子側から $(2n)$ 番目の共振器の出力端子側ポートと、 $(2n+1)$ 番目の共振器の出力端子側ポートとの間とに、同様に伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入して並列多段型帯域通過フィルタを構成したことを特徴とする。

【0 0 1 6】

また、この発明は、出力端子側から $(2n-1)$ 番目の共振器の出力端子側ポートと、 $(2n)$ 番目の共振器の出力端子側ポートとの間に、伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入し、出力端子側から $(2n)$ 番目の共振器の入力端子側ポートと、 $(2n+1)$ 番目の共振器の入力端子側ポートとの間とに、同様に伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入して並列多段型帯域通過フィルタを構成したことを特徴とする。

【0 0 1 7】

また、この発明は、伝送線路の両端のポートと接地電極との間に、リアクタンス素子を少なくとも一つ接続して並列多段型帯域通過フィルタを構成することを特徴とする。

【0 0 1 8】

また、この発明は、共振器の励振素子にリアクタンス素子をそれぞれ直列接続して並列多段型帯域通過フィルタを構成することを特徴とする。

【0 0 1 9】

また、この発明は、伝送線路を誘電体同軸線路にして並列多段型帯域通過フィルタを構成することを特徴とする。

【0020】

また、この発明は、伝送線路をマイクロストリップ線路にして並列多段型帯域通過フィルタを構成することを特徴とする。

【0021】

また、この発明は、伝送線路をインダクタンス素子とキャパシタンス素子とからなる集中定数線路にして並列多段型帯域通過フィルタを構成することを特徴とする。

【0022】

また、この発明は、共振器を誘電体同軸共振器にして並列多段型帯域通過フィルタを構成することを特徴とする。

【0023】

また、この発明は、共振器をマイクロストリップ共振器にして並列多段型帯域通過フィルタを構成することを特徴とする。

【0024】

また、この発明は、前記並列多段型帯域通過フィルタを複数備えて複合フィルタ素子を構成することを特徴とする。

【0025】

また、この発明は、前記並列多段型帯域通過フィルタを備えて増幅器を構成することを特徴とする。

【0026】

また、この発明は、前記並列多段型帯域通過フィルタ、複合フィルタ素子、および増幅器を備えて通信装置を構成することを特徴とする。

【0027】**【発明の実施の形態】**

第1の実施形態に係る並列多段型帯域通過フィルタの構成について、図1～図8を参照して説明する。

図1は共振器数が奇数の場合の並列多段型帯域通過フィルタの等価回路図であり、図2は共振器数が偶数の場合の並列多段型帯域通過フィルタの等価回路図である。

【0028】

また、図3は出力端子付近の等価回路図であり、 k を自然数として、(a)は共振器数が $4k+1$ 、 $4k+2$ の場合、(b)は共振器数が $4k-1$ 、 $4k$ の場合を示している。

【0029】

図1、図2、図3において、1は入力端子、2は出力端子、 $F_1 \sim F_n$ は共振器、 TL 、 TL_a は伝送信号の $1/2$ 波長の電気長を有する伝送線路である。

【0030】

図1、図2に示すように、入力端子1と出力端子2との間には、互いに近接する共振周波数を有する複数の共振器 $F_1 \sim F_n$ が伝送線路 TL を介して並列に接続されている。

【0031】

ここで、 k および n は自然数として、以下説明する。

【0032】

共振器 $F_1 \sim F_n$ を順に配置したとき、入力端子1からみて、奇数($2n-1$)番目の共振器の入力端子側のポートと偶数($2n$)番目の共振器のそれぞれの入力端子側のポート間には、伝送信号の略 $1/2$ 波長($\lambda/2$)の電気長を有する伝送線路 TL がそれぞれ接続されている。また、入力端子1からみて、偶数($2n$)番目の共振器の出力端子側のポートと奇数($2n+1$)番目の共振器の出力端子側のポートとの間にも、略 $\lambda/2$ の電気長を有する伝送線路 TL が接続されている。

【0033】

また、出力端子2からみて1番目の共振器 F_n と出力端子2との間に、入力端子1と出力端子2との間の透過位相を調整する $\lambda/2$ の電気長を有する伝送線路 TL_a が挿入されている。(以下、略 $\lambda/2$ の電気長を有する伝送線路を「 $\lambda/2$ 伝送線路」という。)

この TL_a は、図3に示すように、共振器数が $4k-1$ 、 $4k$ 個の場合のみ挿入される。共振器数が 2 、 $4k+1$ 、 $4k+2$ 個の場合には $\lambda/2$ 伝送線路を二つ直列接続するのと同等となるため、挿入しない場合と同じ透過位相となり、挿

入しないものと置き換えることができるからである。

【0034】

次に、三段の共振器を用いた並列型帯域通過フィルタについて、図4～図8を用いて説明する。

図4の(a)は、本実施形態の帯域通過フィルタの等価回路図であり、(b)は図22に示した従来の帯域通過フィルタの等価回路図を書き換えた図であり、(c)は図23に示した従来の帯域通過フィルタの等価回路図を書き換えた図である。

図4において、1は入力端子、2は出力端子、F1、F2、F3は共振器であり、 λ は伝送信号の波長である。

【0035】

図4の(a)に示すように、入力端子1と出力端子2との間には、互いに近接する共振周波数を有する共振器F1、F2、F3が並列に接続されている。

共振器F1の入力端子側ポート101と共振器F2の入力端子側ポート102との間には、 $\lambda/2$ 伝送線路が接続されており、共振器F2の出力端子側ポート202と共振器F3の出力端子側ポート203との間にも、 $\lambda/2$ 伝送線路が接続されている。また、共振器F3の出力端子側ポート203と出力端子2の間にも、 $\lambda/2$ の電気長を有する透過位相調整用の伝送線路が挿入されている。

【0036】

図4の(b)に示す帯域通過フィルタは、入力端子1と出力端子2との間に、共振器F1、F2、F3を並列接続し、共振器F2の出力端子側に $\lambda/2$ 伝送線路を直列接続している。

【0037】

図4の(c)に示す帯域通過フィルタは、入力端子1と出力端子2との間に、共振器F1、F2、F3を並列接続し、各共振器の両ポート間の全てに $\lambda/2$ 伝送線路を接続し、共振器F2の出力端子側に $\lambda/2$ 伝送線路を直列接続している。

【0038】

これら、三種の帯域通過フィルタの特定位置間の位相の関係を図8に示す。

【0 0 3 9】

図 8 の (a) ~ (c) はそれぞれ図 4 の (a) ~ (c) に示した帯域通過フィルタの共振器 F 1 の入力端子側ポートと共振器 F 2 の出力端子側ポートとの間と、共振器 F 2 の入力端子側ポートと共振器 F 3 の出力端子側ポートとの間の位相関係を示している。また、(d) ~ (f) はそれぞれ図 4 の (a) ~ (c) に示した帯域通過フィルタの共振器 F 1 の入力端子側ポートと共振器 F 3 の出力端子側ポートとの間の位相関係を示している。

【0 0 4 0】

図 8 から分かるように、それぞれの帯域通過フィルタにおいて、どの伝送経路をとっても位相関係が同じになるため、本実施形態に示した等価回路からなる帯域通過フィルタを用いることにより、簡素な構造でありながら、従来の並列多段型帯域通過フィルタと同様の、広い通過帯域で群遅延特性に優れる帯域通過フィルタを構成することができる。また、簡素な構造を採用することができるため、部品間の接続点が減り、伝送損失を低減することができる。

【0 0 4 1】

図 4 の (b) に示した帯域通過フィルタは、実際には $1 0 1'$, $1 0 2'$, $1 0 3'$ が一点に集中しているため、回路形成が難しいが、図 4 の (a) に示した帯域通過フィルタは、 $1 0 1$, $1 0 2$, $1 0 3$ を一点に集中させずに回路形成できるため、容易に形成することができる。

【0 0 4 2】

また、図 4 の (c) に示した帯域通過フィルタは、 $\lambda/2$ 伝送線路を多用するため回路構成が複雑になってしまうが、図 4 の (a) に示した帯域通過フィルタは、 $\lambda/2$ 伝送線路の数が少ないため容易に回路構成することができる。

【0 0 4 3】

なお、四段、五段、六段の共振器からなる帯域通過フィルタの等価回路を図 5、図 6、図 7 に示す。

【0 0 4 4】

図 5 ~ 図 7 において、1 は入力端子、2 は出力端子、F 1 ~ F 6 は互いに近接する共振周波数を有する共振器である。

【0045】

図5～図7において、(a)は本実施形態の回路構成を用いた帯域通過フィルタを示し、(b)は図22に示した従来の回路構成を用いた帯域通過フィルタを示している。

【0046】

これらの構成を用いても、図4の場合と同様に、従来の回路構成と本実施形態の回路構成とで、位相関係が変わらないため、簡素な構造で容易に形成することができる並列多段型帯域通過フィルタを構成することができる。

【0047】

次に、これら並列多段型帯域通過フィルタの構造の一例について、図9を参照して説明する。

【0048】

図9の(a)は並列三段帯域通過フィルタ、(b)は並列四段帯域通過フィルタ、(c)は並列五段帯域通過フィルタの構造概略図である。

【0049】

図9において、10は帯域通過フィルタ、11は同軸コネクタ、12a～12eはマイクロストリップ共振器、13a, 13b, 14a, 14b, 15a, 15bはストリップ線路である。

図9の(a)に示すように、ケースの対向する二面に同軸コネクタ11が装着されている。このケース内に、この同軸コネクタにそれぞれ接続する、伝送信号の1/2波長の電気長を有するストリップ線路13a, 13bが配置されており、伝送信号の1/2波長の電気長を有するマイクロストリップ共振器12a, 12b, 12cがストリップ同軸線路13a, 13b間に配置されている。

【0050】

マイクロストリップ共振器12a, 12b, 12cはそれぞれ互いに近接する共振周波数を有するように形成されている。

【0051】

マイクロストリップ共振器12aのストリップ線路13a側の端部は、ストリップ線路13aのコネクタ11側端部に接続しており、マイクロストリップ共振

器 12c のストリップ線路 13b 側の端部は、ストリップ線路 13b のコネクタ 11 側端部に接続している。また、マイクロストリップ共振器 12a とマイクロストリップ共振器 12b とのストリップ線路 13b 側の端部は、ストリップ線路 13b のコネクタ 11 側端部とは反対の端部に接続している。さらに、マイクロストリップ共振器 12b とマイクロストリップ共振器 12c とのストリップ線路 13a 側の端部は、ストリップ線路 13a のコネクタ 11 側端部とは反対の端部に接続している。

【0052】

このような構造とすることにより、図 4 の (a) に示した等価回路における共振器 F3 と出力端子 2 との間に挿入された $\lambda/2$ 伝送線路を除くものに相当する帯域通過フィルタ 10 を構成することができる。なお、前記 $\lambda/2$ 伝送線路は、このフィルタが接続する後段の回路に位相調整手段が備えられていることにより、省略することができる。

【0053】

また、ストリップ線路で伝送線路と共振器を形成しているため、容易な構造で小型の並列多段型帯域通過フィルタを安価に構成することができる。

【0054】

図 9 の (b) に示す並列四段帯域通過フィルタは、マイクロストリップ共振器 12a ~ 12d を $\lambda/2$ 共振器とし、ストリップ線路 14b を $\lambda/2$ の電気長を有する長さで形成し、ストリップ線路 14a を λ の電気長を有する長さで形成している。

【0055】

マイクロストリップ共振器 12a ~ 12d は、それぞれ近接する共振周波数を有するように形成されており、ストリップ線路 14a、14b 間に配置されている。

【0056】

マイクロストリップ共振器 12a のストリップ線路 14a 側の端部は、ストリップ線路 14a のコネクタ 11 側端部に接続している。また、マイクロストリップ共振器 12c とマイクロストリップ共振器 12d とのストリップ線路 14b 側

の端部は、ストリップ線路 14 b のコネクタ 11 側端部に接続している。

【0057】

マイクロストリップ共振器 12 a とマイクロストリップ共振器 12 b とのストリップ線路 14 b 側の端部は、ストリップ線路 14 b のコネクタ 11 側端部とは反対の端部に接続している。また、マイクロストリップ共振器 12 b とマイクロストリップ共振器 12 c とのストリップ線路 14 a 側の端部は、ストリップ線路 14 a の中点部に接続している。また、マイクロストリップ共振器 12 d のストリップ線路 14 a 側の端部は、ストリップ線路 14 a のコネクタ 11 側端部とは反対の端部に接続している。ここで、ストリップ線路 14 a は λ の電気長を有する伝送線路であり、その中点でマイクロストリップ共振器 12 b, 12 c が接続している。これにより、マイクロストリップ共振器 12 a とマイクロストリップ共振器 12 b との端部間を $\lambda/2$ 伝送線路で接続し、マイクロストリップ共振器 12 c とマイクロストリップ共振器 12 d との端部間を $\lambda/2$ 伝送線路で接続している。

【0058】

このようにして、図 4 の (b) に示した等価回路に相当する帯域通過フィルタ 10 を構成することができる。

【0059】

図 9 の (c) に示す並列五段帯域通過フィルタは、マイクロストリップ共振器 12 a ~ 12 e を $\lambda/2$ 共振器とし、ストリップ線路 15 a, 15 b を λ の電気長を有する長さで形成している。

【0060】

マイクロストリップ共振器 12 a ~ 12 e は、それぞれ近接する共振周波数を有するように形成されており、ストリップ線路 15 a, 15 b 間に配置されている。

【0061】

マイクロストリップ共振器 12 a のストリップ線路 15 a 側の端部は、ストリップ線路 15 a のコネクタ 11 側端部に接続しており、マイクロストリップ共振器 12 e のストリップ線路 15 b 側の端部は、ストリップ線路 15 b のコネクタ

11側端部に接続している。

【0062】

マイクロストリップ共振器12aとマイクロストリップ共振器12bとのストリップ線路15b側の端部は、ストリップ線路15bのコネクタ11側端部と反対の端部に接続している。また、マイクロストリップ共振器12bとマイクロストリップ共振器12cとのストリップ線路15a側の端部は、ストリップ線路15aの midpoint 部に接続している。また、マイクロストリップ共振器12cとマイクロストリップ共振器12dのストリップ線路15b側の端部は、ストリップ線路15bの midpoint 部に接続している。さらに、マイクロストリップ共振器12dとマイクロストリップ共振器12eのストリップ線路15a側の端部は、ストリップ線路15aのコネクタ11側端部と反対の端部に接続している。ここで、ストリップ線路15aは λ の電気長を有する伝送線路であり、その midpoint でマイクロストリップ共振器12b、12cが接続している。これにより、マイクロストリップ共振器12aとマイクロストリップ共振器12bとの端部間を $\lambda/2$ 伝送線路で接続し、マイクロストリップ共振器12cとマイクロストリップ共振器12dとの端部間を $\lambda/2$ 伝送線路で接続している。同様に、ストリップ線路15bも λ の電気長を有する伝送線路であり、その midpoint でマイクロストリップ共振器12c、12dが接続している。これにより、マイクロストリップ共振器12bとマイクロストリップ共振器12cとの端部間を $\lambda/2$ 伝送線路で接続し、マイクロストリップ共振器12dとマイクロストリップ共振器12eとの端部間を $\lambda/2$ 伝送線路で接続している。

【0063】

このようにして、図4の(c)に示した等価回路に相当する帯域通過フィルタ10を構成することができる。

【0064】

次に、第2の実施形態に係る並列多段型帯域通過フィルタについて、図10～図13を参照して説明する。

【0065】

図10～図13は、並列多段型帯域通過フィルタの等価回路図であり、それぞれ

れ、図1に示した並列多段型帯域通過フィルタにインダクタンス素子またはキャパシタンス素子が接続されたものである。

【0066】

図10～図13において、1は入力端子、2は出力端子、 $F_1 \sim F_n$ は共振器、 TL 、 TL_a は伝送信号の $1/2$ 波長の電気長を有する伝送線路であり、 L はインダクタンス素子、 C はキャパシタンス素子である。

【0067】

図10に示す帯域通過フィルタは、入力端子からみて奇数番目の共振器の入力端子側ポートと接地との間にインダクタンス素子 L を接続している。また、入力端子からみて奇数番目の共振器の出力端子側ポートと接地との間にインダクタンス素子 L を接続している。他の構成は図1に示した帯域通過フィルタと同じである。

【0068】

図11に示す帯域通過フィルタは、図10に示した帯域通過フィルタのインダクタンス素子 L をキャパシタンス素子 C に置き換えた回路である。

【0069】

図12に示す帯域通過フィルタは、入力端子からみて一番目の共振器の出力端子側ポートと接地との間にインダクタンス素子 L を接続し、出力端子からみて一番目の共振器の入力端子側ポートと接地との間に、インダクタンス素子 L を接続している。他の構成は図1に示した帯域通過フィルタと同じである。

【0070】

図13に示す帯域通過フィルタは、図12に示した帯域通過フィルタのインダクタンス素子 L をキャパシタンス素子 C に置き換えた回路である。

【0071】

このように、インダクタンス素子 L またはキャパシタンス素子 C を備えることにより、それぞれの共振器間の位相調整を容易に行うことができる。

【0072】

次に、第3の実施形態に係る並列多段型帯域通過フィルタの構成について、図14を参照して説明する。

図14は並列多段型帯域通過フィルタの等価回路図である。

図14において、1は入力端子、2は出力端子、 $F_1 \sim F_n$ は共振器、 L はインダクタンス素子、 C はキャパシタンス素子である。

【0073】

図14に示す等価回路からなる帯域通過フィルタは、図1に示した帯域通過フィルタの伝送線路 TL を、共振器間に接続する集中定数インダクタンス素子 L と、このインダクタンス素子 L の一端と接地との間に接続するキャパシタンス素子 C とからなる集中定数回路に置き換えたものであり、他の構成は図1に示した帯域通過フィルタと同じである。

【0074】

このように、伝送線路に集中定数素子を用いた集中定数線路で形成することができる。

【0075】

次に、第4の実施形態に係る並列多段型帯域通過フィルタの構成について、図15、図16を参照して説明する。

図15、図16は並列多段型帯域通過フィルタの等価回路図であり、図15は共振器の励振部にインダクタンス素子を用いたもの、図16は共振器の励振部にキャパシタンス素子を用いたものである。

【0076】

図15に示す帯域通過フィルタは共振器の励振部、すなわち、共振器と伝送線路との接続部にインダクタンス素子を用いたものであり、他の構成は図1に示した帯域通過フィルタと同じである。

同様に、図16に示す帯域通過フィルタは共振器の励振部にキャパシタンス素子を用いたものであり、他の構成は図1に示した帯域通過フィルタと同じである。

このような構成とすることにより、共振器と伝送線路との整合を容易に行うことができる。

【0077】

次に、これら並列多段型帯域通過フィルタの構造の一例について、図17を参

照して説明する。以下に説明する構成は、図16に示した等価回路と、図12に示した等価回路とを同時に満たすものである。すなわち、共振器の励振部にキャパシタンス素子を用い、入力端子からみて一番目の共振器の出力端子側ポートと、出力端子からみて一番目の共振器の入力端子側ポートとのそれぞれに、接地に接続するインダクタンス素子Lを備えたものである。

【0078】

図17の(a)は三段、(b)は四段、(c)は五段の並列多段型帯域通過フィルタの構成を示す。

図17において、20は並列多段型帯域通過フィルタ、21a、21bは同軸コネクタ、22a～22fは中心導体、23a～23dは誘電体同軸線路、24a～24eは誘電体同軸共振器、25a、25bはインダクタンス素子、26a～26jはキャパシタンス素子、29はケースである。

【0079】

図17の(a)に示すように、ケース29の対向する両面には、同軸コネクタ21a、21bが装着されている。このケース29内に、同軸コネクタ21a、21bに、それぞれの中心導体22a、22dを介して接続した、伝送信号の1/2波長の電気長を有する誘電体同軸線路23a、23bを配置している。誘電体同軸線路23a、23bの中心導体22b、22cはそれぞれインダクタンス素子25a、25bを介して接地している。

【0080】

誘電体同軸共振器24a、24b、24cはそれぞれ伝送信号の略1/2波長の電気長を有しており、それぞれ近接する共振周波数となるように形成されている。誘電体同軸共振器24aはキャパシタンス素子26a、26bを介して、中心導体22a、22bにそれぞれ接続しており、誘電体同軸共振器24bはキャパシタンス素子26c、26dを介し中心導体22b、22cにそれぞれ接続している。また、誘電体同軸共振器24cはキャパシタンス素子26e、26fを介して中心導体22c、22dにそれぞれ接続している。

【0081】

このような構成とすることにより、並列三段型の帯域通過フィルタを構成する

ことができる。その周波数特性を図 18 に、群遅延特性を図 19 に示す。

【0082】

図 18 に示すように、略 2.08 ～ 2.18 GHz の周波数帯域に通過帯域を有する帯域通過フィルタを構成することができる。また、このときの通過帯域内の群遅延特性は図 19 に示すようにはほぼ平坦な特性である。

【0083】

また、誘電体同軸線路と誘電体共振器とを用いていることにより、低損失の伝送線路と、小型の共振器で、構造が容易な並列多段型帯域通過フィルタを構成することができる。

【0084】

次に、図 17 の (b) に示す並列多段型帯域通過フィルタ 20 は、ケース 29 の対向しない二側面に同軸コネクタ 21 a, 21 b が装着されている。このケース 29 内に、同軸コネクタ 21 a, 21 b に、それぞれの中心導体 22 a, 22 d を介して接続した、伝送信号の 1/2 波長の電気長を有する誘電体同軸線路 23 a, 23 b を配置している。誘電体同軸線路 23 a, 23 c は、その共通の中心導体 22 c を介して接続されている。誘電体同軸線路 23 c の中心導体 22 e はインダクタンス素子 25 に接続して接地している。誘電体同軸線路 23 b の中心導体 22 b はインダクタンス素子 25 b に接続して接地している。

【0085】

誘電体同軸共振器 24 a, 24 b, 24 c, 24 d はそれぞれ伝送信号の略 1/2 波長の電気長を有しており、それぞれ近接する共振周波数となるように形成されている。誘電体同軸共振器 24 a はキャパシタンス素子 26 a, 26 b を介して、中心導体 22 a, 22 b にそれぞれ接続しており、誘電体同軸共振器 24 b はキャパシタンス素子 26 c, 26 d を介し中心導体 22 b, 22 c にそれぞれ接続しており、誘電体同軸共振器 24 c はキャパシタンス素子 26 e, 26 f を介して中心導体 22 c, 22 d にそれぞれ接続しており、誘電体同軸共振器 24 d はキャパシタンス素子 26 g, 26 h を介して中心導体 22 d, 22 e にそれぞれ接続している。

【0086】

このような構成とすることにより、並列四段型の帯域通過フィルタを構成することができる。

【0 0 8 7】

次に、図 1 7 の (c) に示す並列多段型帯域通過フィルタ 2 0 は、ケース 2 9 の対向する二側面に同軸コネクタ 2 1 a, 2 1 b が装着されている。このケース 2 9 内に、同軸コネクタ 2 1 a, 2 1 b に、それぞれの中心導体 2 2 a, 2 2 f を介して接続した、伝送信号の $1/2$ 波長の電気長を有する誘電体同軸線路 2 3 a, 2 3 d を配置している。誘電体同軸線路 2 3 a, 2 3 c は、その共通の中心導体 2 2 c を介して接続されており、誘電体同軸線路 2 3 b, 2 3 d は、その共通の中心導体 2 2 d を介して接続されている。誘電体同軸線路 2 3 c の中心導体 2 2 e はインダクタンス素子 2 5 a に接続して接地している。また、誘電体同軸線路 2 3 b の中心導体 2 2 b はインダクタンス素子 2 5 b に接続して接地している。

【0 0 8 8】

誘電体同軸共振器 2 4 a, 2 4 b, 2 4 c, 2 4 d, 2 4 e はそれぞれ伝送信号の略 $1/2$ 波長の電気長を有しており、それぞれ近接する共振周波数となるように形成されている。誘電体同軸共振器 2 4 a はキャパシタンス素子 2 6 a, 2 6 b を介して、中心導体 2 2 a, 2 2 b にそれぞれ接続しており、誘電体同軸共振器 2 4 b はキャパシタンス素子 2 6 c, 2 6 d を介し中心導体 2 2 b, 2 2 c にそれぞれ接続している。また、誘電体同軸共振器 2 4 c はキャパシタンス素子 2 6 e, 2 6 f を介して中心導体 2 2 c, 2 2 d にそれぞれ接続しており、誘電体同軸共振器 2 4 d はキャパシタンス素子 2 6 g, 2 6 h を介して中心導体 2 2 d, 2 2 e にそれぞれ接続している。さらに、誘電体同軸共振器 2 4 e はキャパシタンス素子 2 6 i, 2 6 j を介して中心導体 2 2 e, 2 2 f にそれぞれ接続している。

【0 0 8 9】

このような構成とすることにより、並列五段型の帯域通過フィルタを構成することができる。

【0 0 9 0】

また、前述の並列多段型帯域通過フィルタを複数備えることにより、複合フィルタ素子の構成することができる。すなわち、各帯域通過フィルタの一方の入出力端子（入力端子、出力端子）を共用端子とすることにより、容易に複数のフィルタからなる複合フィルタ素子を構成することができる。例えば、二つのフィルタを用いることによりデュプレクサを構成することができ、三つのフィルタを用いることによりトリプレクサを構成することができる。

【0091】

なお、前述の各実施形態において、入力端子と出力端子とを入れ換えても、同様の効果を得ることができる。

【0092】

次に、第5の実施形態に係る増幅器について、図20を参照して説明する。

【0093】

図20はフィードフォワード増幅器による歪み補償型増幅器のブロック図である。ここで、分配器101は入力信号を分配する。増幅器102は、分配器101により分配された信号を増幅し、分配器103へ出力する。群遅延平坦回路106は、分配器101により分配された信号を遅延して合成器107へ与える。分配器103は、増幅器102からの出力信号を分配する。合成器107は、分配器103からの信号と群遅延平坦回路106からの信号とを合成し、増幅器108へ出力する。増幅器108は、これを増幅し、合成器105へ与える。群遅延平坦回路104は、分配器103からの信号を遅延して、合成器105へ与える。合成器105は、この群遅延平坦回路104からの信号と増幅器108からの信号を合成して出力する。

【0094】

分配器101、増幅器102、分配器103、合成器107、および群遅延平坦回路106は歪み検出ループを構成している。すなわち、分配器103から合成器107へ与えられる信号と、群遅延平坦回路106から合成器107へ与えられる信号の合成結果は、増幅器102により発生された歪み成分に比例した信号に相当する。分配器103、群遅延平坦回路104、合成器105、合成器107、および増幅器108は歪み抑圧ループを構成している。すなわち、合成器

1 0 7 から出力される歪み成分を増幅器 1 0 8 が増幅し、歪み抑圧信号として合成器 1 0 5 へ与える。これにより増幅器 1 0 2 の非線形歪み成分を相殺する。ここで、群遅延平坦回路 1 0 6 は、増幅器 1 0 2 の信号経路と同じ遅延時間で合成器 1 0 7 へ信号が入力されるように、その遅延時間を定めておく。同様に、群遅延平坦回路 1 0 4 は、合成器 1 0 5 によって歪み抑圧信号が逆位相で合成されるように、その遅延時間を定めておく。

【 0 0 9 5 】

このような増幅器の群遅延平坦回路に前述の並列多段型帯域通過フィルタを用いることができる。このようにして簡素な構造で群遅延特性や減衰特性に優れた増幅器を安価に構成することができる。

【 0 0 9 6 】

次に、第 6 の実施形態に係る基地局用通信装置について説明する。

【 0 0 9 7 】

図 2 1 は通信装置のブロック図である。複数の送信機 2 0 1 a ~ 2 0 1 n から伝送される無線チャンネル信号は、電力合成器 2 0 2 において電力合成されるが、電力合成された信号にはさまざまな歪みが重畳されている。歪み補償型増幅器 2 0 3 は、この電力合成信号を入力して歪みを検出し、歪みのみを除去して、デュプレクサ D P X 2 0 4 に出力する。デュプレクサ D P X 2 0 4 は送信帯域の信号のみを通過し、アンテナ 2 0 5 を介して外部に出力する。デュプレクサ 2 0 4 は、アンテナ 2 0 5 で受信した信号のうち受信帯域の信号のみを受信機 2 0 6 に出力する。

【 0 0 9 8 】

この通信装置の歪み補償型増幅器に、前述の並列多段型帯域通過フィルタまたは増幅器を用いることができ、容易な構造で、通信特性に優れた通信装置を安価に構成することができる。

【 0 0 9 9 】

【発明の効果】

この発明によれば、入力端子側から $(2n - 1)$ 番目の共振器の入力端子側ポートと、 $(2n)$ 番目の共振器の入力端子側ポートとの間に、伝送信号の略 1 /

2 波長の電気長を有する伝送線路を挿入し、入力端子側から $(2n)$ 番目の共振器の出力端子側ポートと、 $(2n+1)$ 番目の共振器の出力端子側ポートとの間とに、同様に伝送信号の略 $1/2$ 波長の電気長を有する伝送線路を挿入することにより、並列多段型帯域通過フィルタを簡素な構造で容易に構成することができる。

【0100】

また、この発明によれば、簡素な構造で構成することにより、挿入損失を低減できる。

【0101】

また、この発明によれば、伝送線路の両端のポートと接地電極との間に、リアクタンス素子を少なくとも一つ接続することにより、並列多段型帯域通過フィルタの入力端子と出力端子との間の透過位相を容易に調整することができる。

【0102】

また、この発明によれば、共振器の励振素子にリアクタンス素子をそれぞれ直列接続することにより、並列多段型帯域通過フィルタにおける共振器と伝送線路との整合を容易に行うことができる。

【0103】

また、この発明によれば、伝送線路を誘電体同軸線路にすることにより、低損失の並列多段型帯域通過フィルタを構成することができる。

【0104】

また、この発明によれば、伝送線路をマイクロストリップ線路にすることにより、小型の並列多段型帯域通過フィルタを安価に構成することができる。

【0105】

また、この発明によれば、伝送線路をインダクタンス素子とキャパシタンス素子とからなる集中定数線路にすることにより、小型の並列多段型帯域通過フィルタを構成することができる。

【0106】

また、この発明によれば、共振器を誘電体同軸共振器にすることにより、共振器の構造を簡素化でき、小型の並列多段型帯域通過フィルタを構成することができる。

る。

【0107】

また、この発明によれば、共振器をマイクロストリップ共振器にすることにより、簡素な構造の並列多段型帯域通過フィルタを安価に構成することができる。

【0108】

また、この発明によれば、前記並列多段型帯域通過フィルタを複数備えることにより、簡素な構造で小型の複合フィルタ素子を安価で容易に構成することができる。

【0109】

また、この発明によれば、前記並列多段型帯域通過フィルタを備えることにより、簡素な構造の増幅器を安価で容易に構成することができる。

【0110】

また、この発明によれば、前記並列多段型帯域通過フィルタ、複合フィルタ素子、および増幅器を備えることにより、通信装置を安価に構成することができる。

【図面の簡単な説明】

【図1】 第1の実施形態に係る共振器数が奇数の場合の並列多段型帯域通過フィルタの等価回路図

【図2】 第1の実施形態に係る共振器数が偶数の場合の並列多段型帯域通過フィルタの等価回路図

【図3】 並列多段型帯域通過フィルタの出力端子付近の等価回路図

【図4】 並列多段型帯域通過フィルタの等価回路図

【図5】 並列四段型帯域通過フィルタの等価回路図

【図6】 並列五段型帯域通過フィルタの等価回路図

【図7】 並列六段型帯域通過フィルタの等価回路図

【図8】 図4に示した並列多段型帯域通過フィルタの入力端子、出力端子間の所定位置での位相関係を示した図

【図9】 並列三段帯域通過フィルタ、並列四段帯域通過フィルタ、並列五段帯域通過フィルタの構造概略図

【図 1 0】第 2 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 1】第 2 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 2】第 2 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 3】第 2 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 4】第 3 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 5】第 4 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 6】第 4 の実施形態に係る並列多段型帯域通過フィルタの等価回路図

【図 1 7】並列三段、四段、五段型帯域通過フィルタの構造概略図

【図 1 8】並列三段型帯域通過フィルタの周波数特性図

【図 1 9】図 1 8 に示した並列三段型帯域通過フィルタの群遅延特性図

【図 2 0】第 5 の実施形態に係る増幅器の図

【図 2 1】第 6 の実施形態に係る通信装置の図

【図 2 2】従来の並列多段型帯域通過フィルタの等価回路図

【図 2 3】従来の他の並列多段型帯域通過フィルタの等価回路図

【符号の説明】

1 - 入力端子

2 - 出力端子

1 0, 2 0 - 並列多段型帯域通過フィルタ

1 1 a, 1 1 b, 2 1 a, 2 1 b - 同軸コネクタ

1 2 a ~ 1 2 e - マイクロストリップ共振器

1 3 a, 1 3 b, 1 4 a, 1 4 b, 1 5 a, 1 5 b - スロット線路

2 2 a ~ 2 2 f - 中心導体

2 3 a ~ 2 3 d - 誘電体同軸線路

2 4 a ~ 2 4 e - 誘電体同軸共振器

2 5 a, 2 5 b - インダクタンス素子

2 6 a ~ 2 6 j - キャパシタンス素子

2 9 - ケース

1 0 1, 1 0 3 - 分配器

1 0 2, 1 0 8 - 増幅器

1 0 4, 1 0 6 - 群遅延平坦回路

1 0 5, 1 0 7 - 合成器

2 0 1 a ~ 2 0 1 n - 送信機

2 0 2 - 電力合成器

2 0 3 - 歪み補償型増幅器

2 0 4 - デュプレクサ D P X

2 0 5 - アンテナ

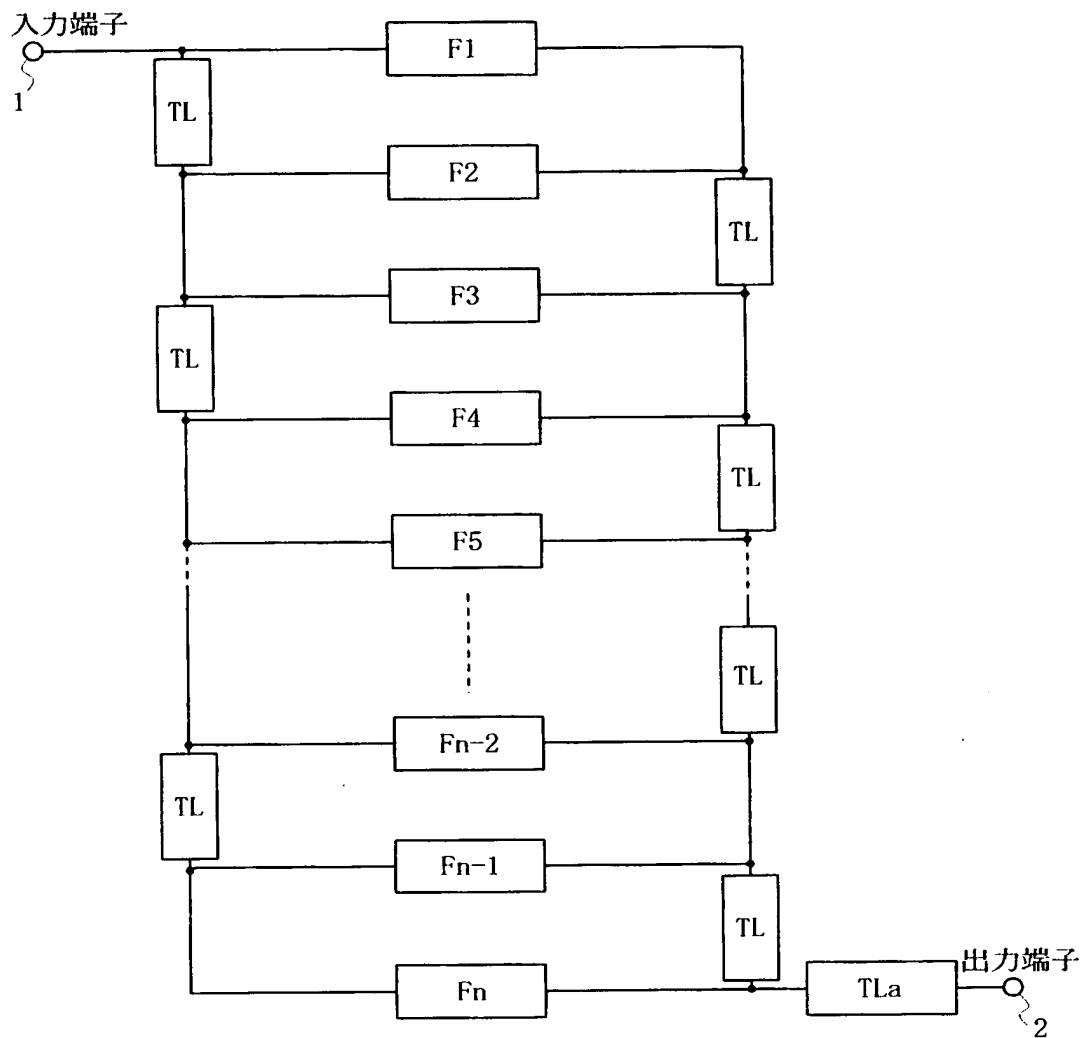
2 0 6 - 受信機

F 1 ~ F m, F n - 共振器

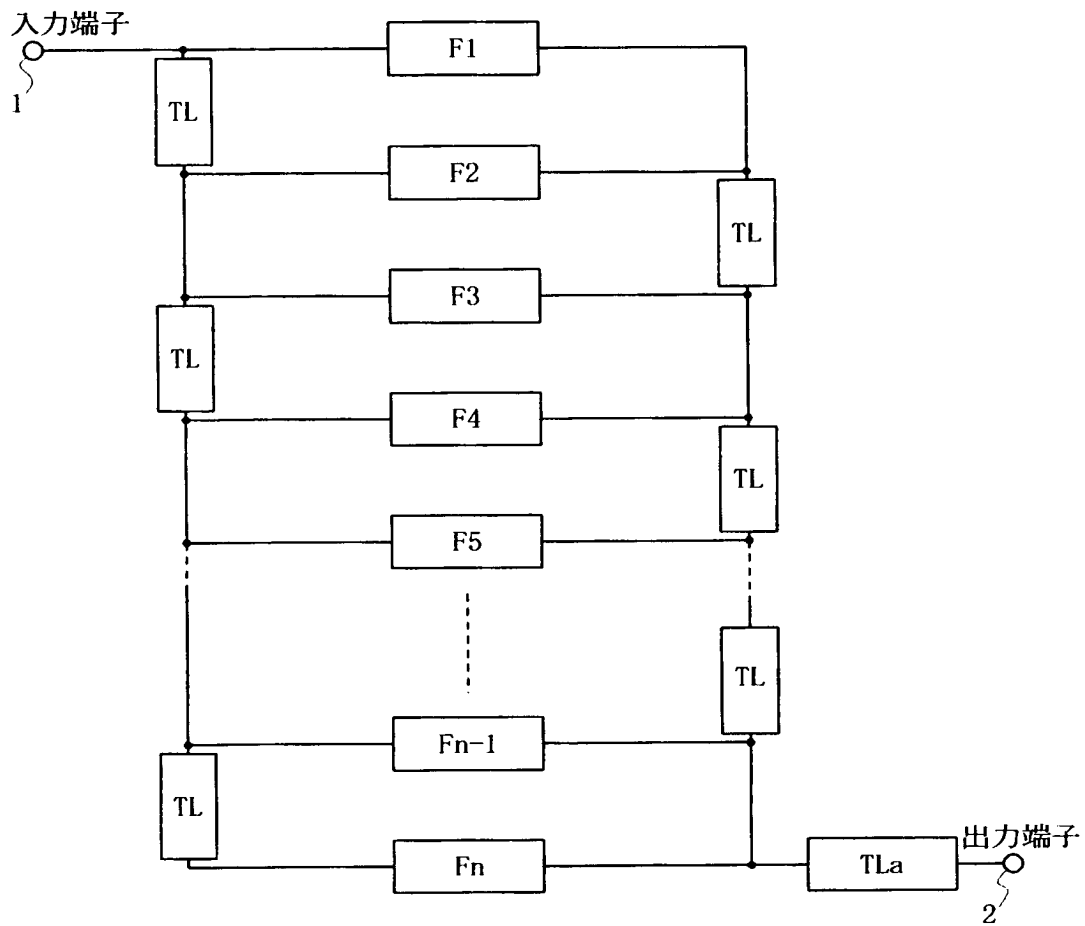
T L, T L a - 伝送線路

【書類名】 図面

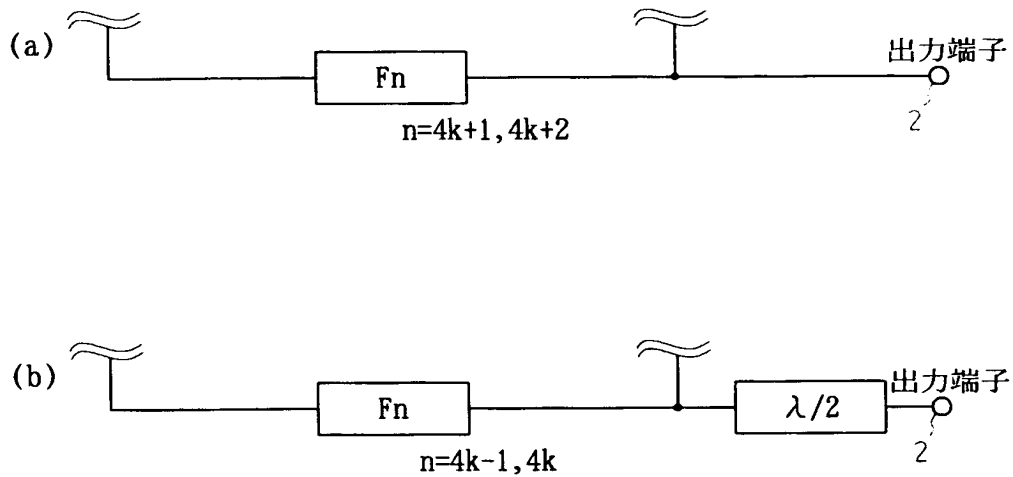
【図 1】



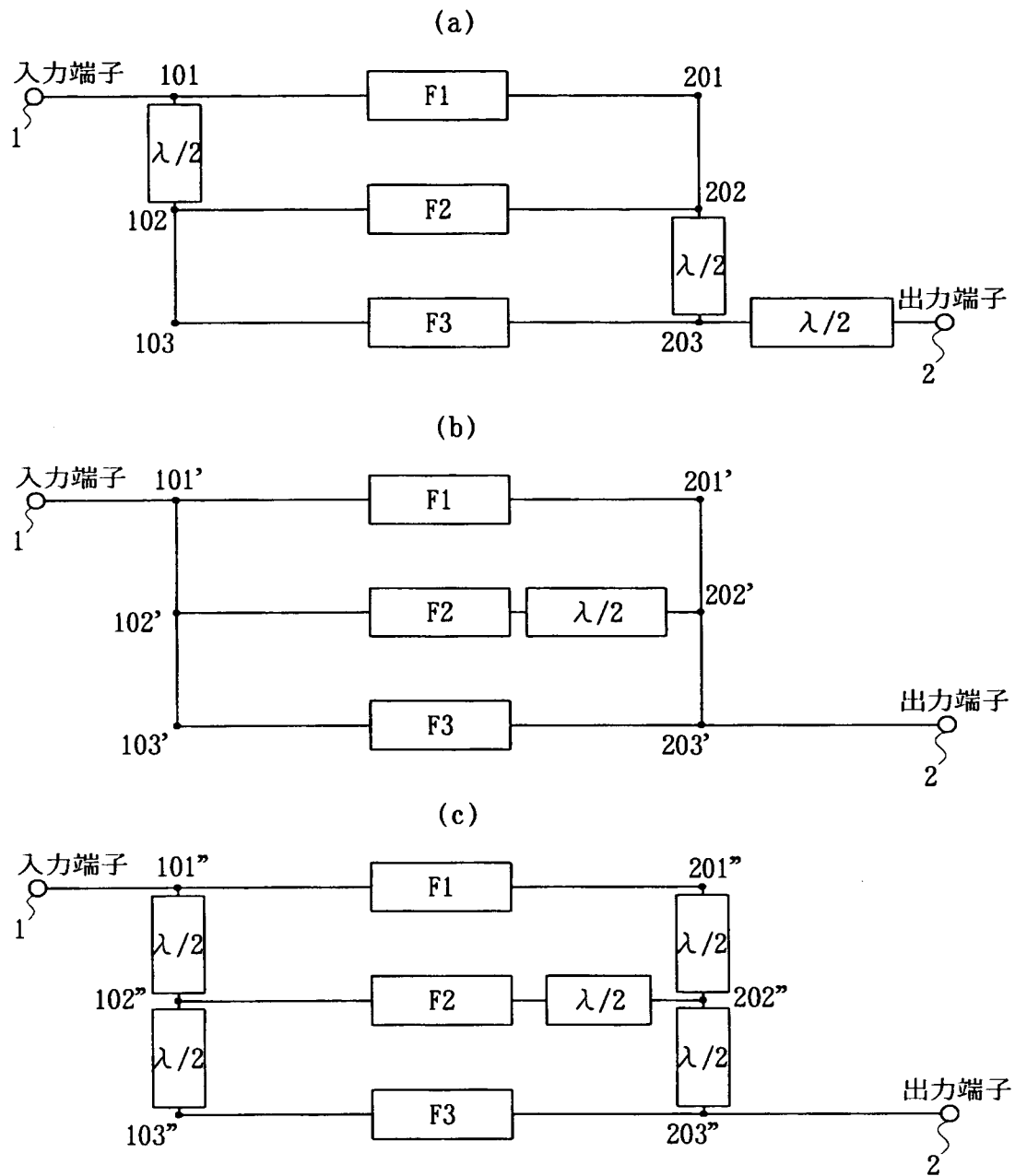
【図 2】



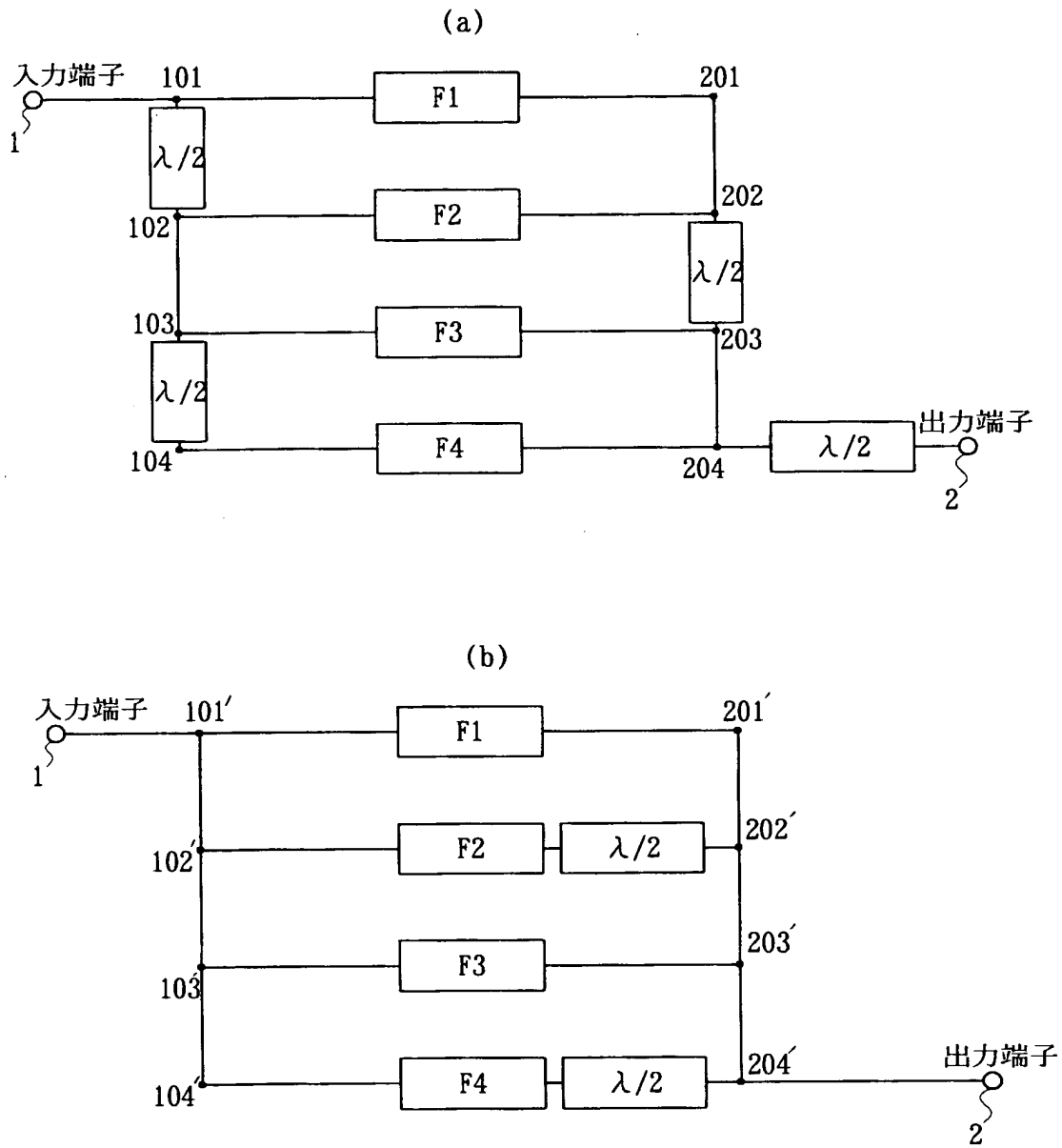
【図 3】



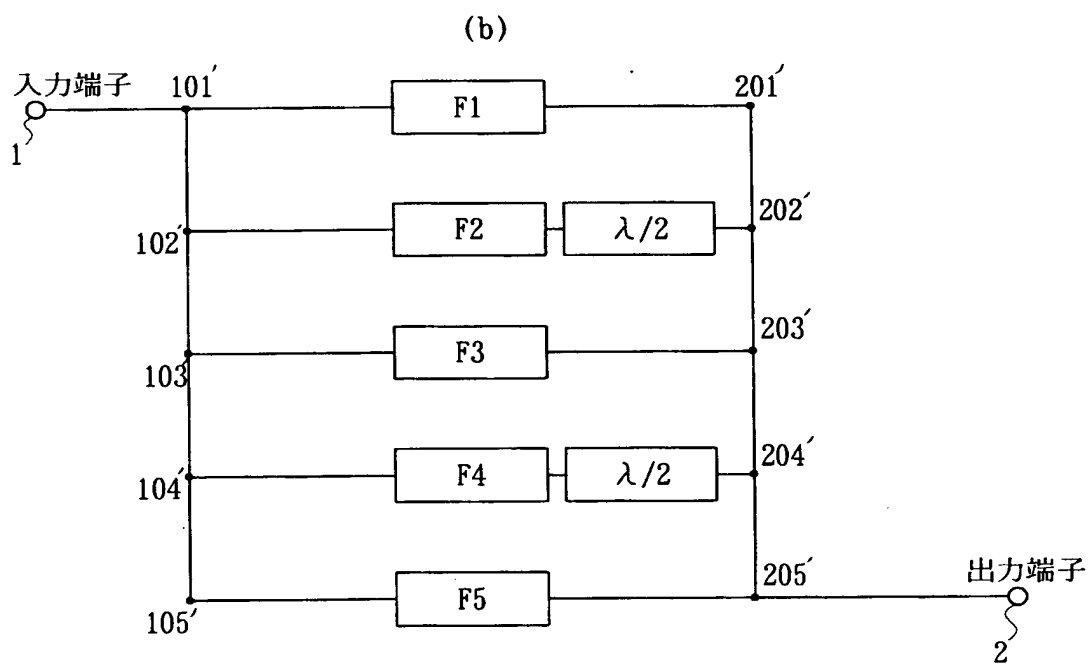
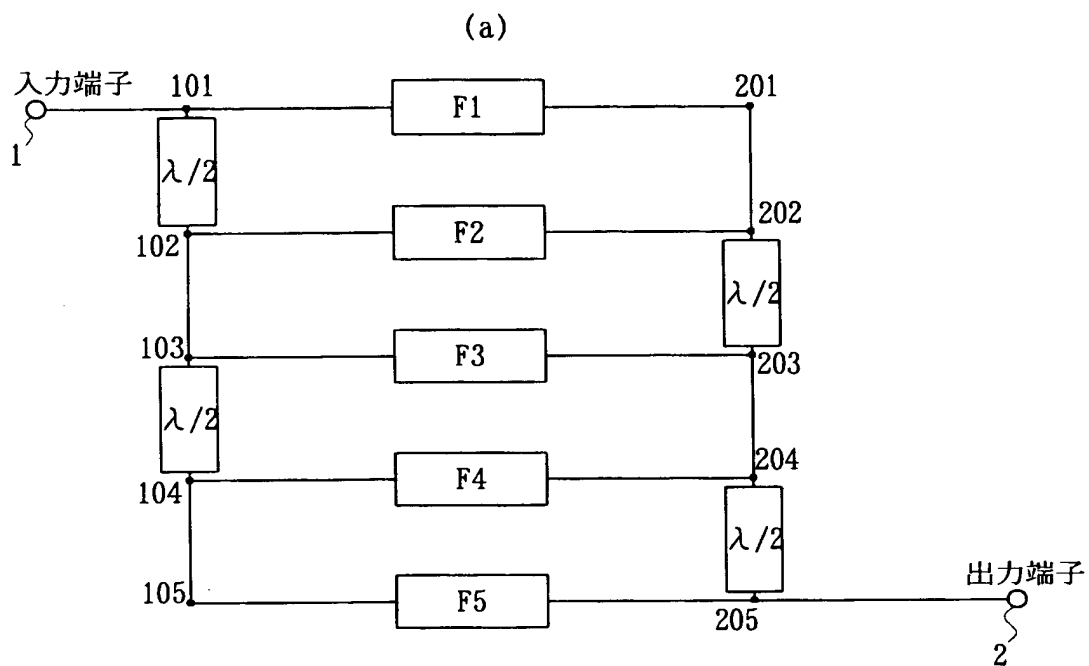
【図 4】



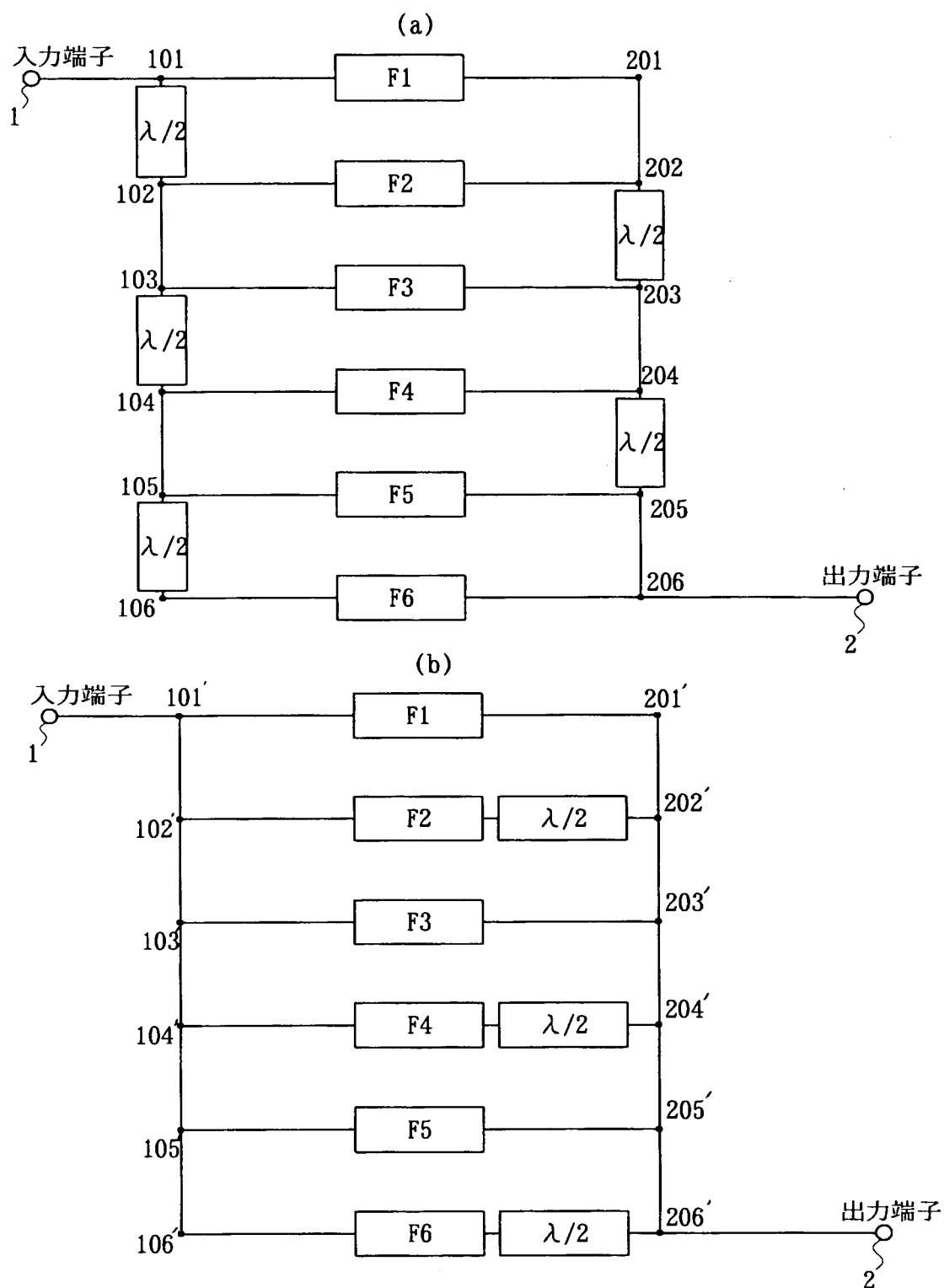
【図 5】



【図 6】



【図 7】



【図 8】

(a)	伝送経路		$\lambda/2$ 伝送回路の数	位相の関係
	a	101→201→202	0	逆相
	b	101→102→202	1	
	c	102→202→203	1	逆相
d	102→103→203	0		

(b)	伝送経路		$\lambda/2$ 伝送回路の数	位相の関係
	a	101'→201'→202'	0	逆相
	b	101'→102'→202'	1	
	c	102'→202'→203'	1	逆相
d	102'→103'→203'	0		

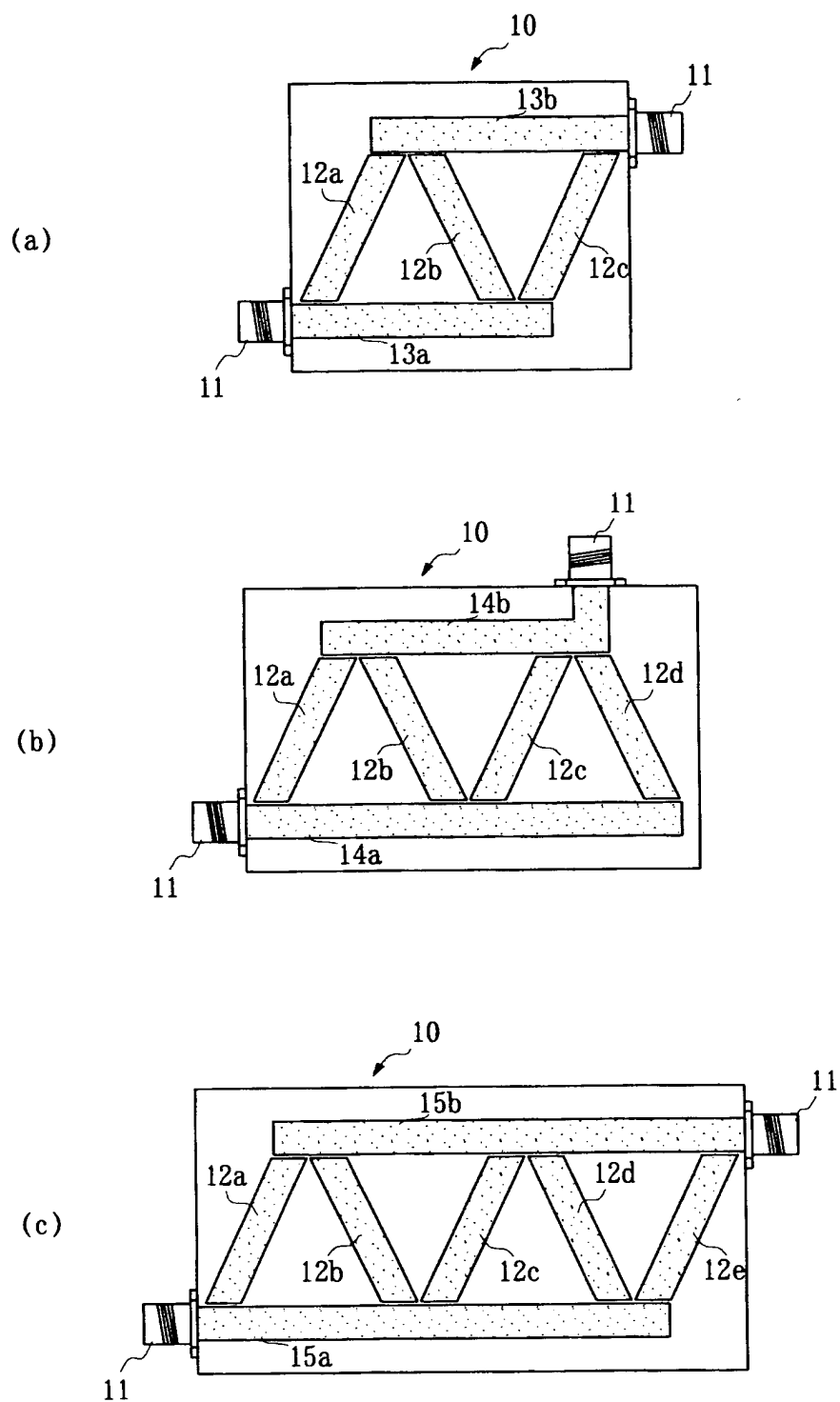
(c)	伝送経路		$\lambda/2$ 伝送回路の数	位相の関係
	a	101''→201''→202''	1	逆相
	b	101''→102''→202''	2	
	c	102''→202''→203''	2	逆相
d	102''→103''→203''	1		

(d)	伝送経路		$\lambda/2$ 伝送回路の数	位相の関係
	a	101→201→202→203	1	a-b
	b	101→102→202→203	2	逆相
	c	101→102→103→203	1	a-c 同相

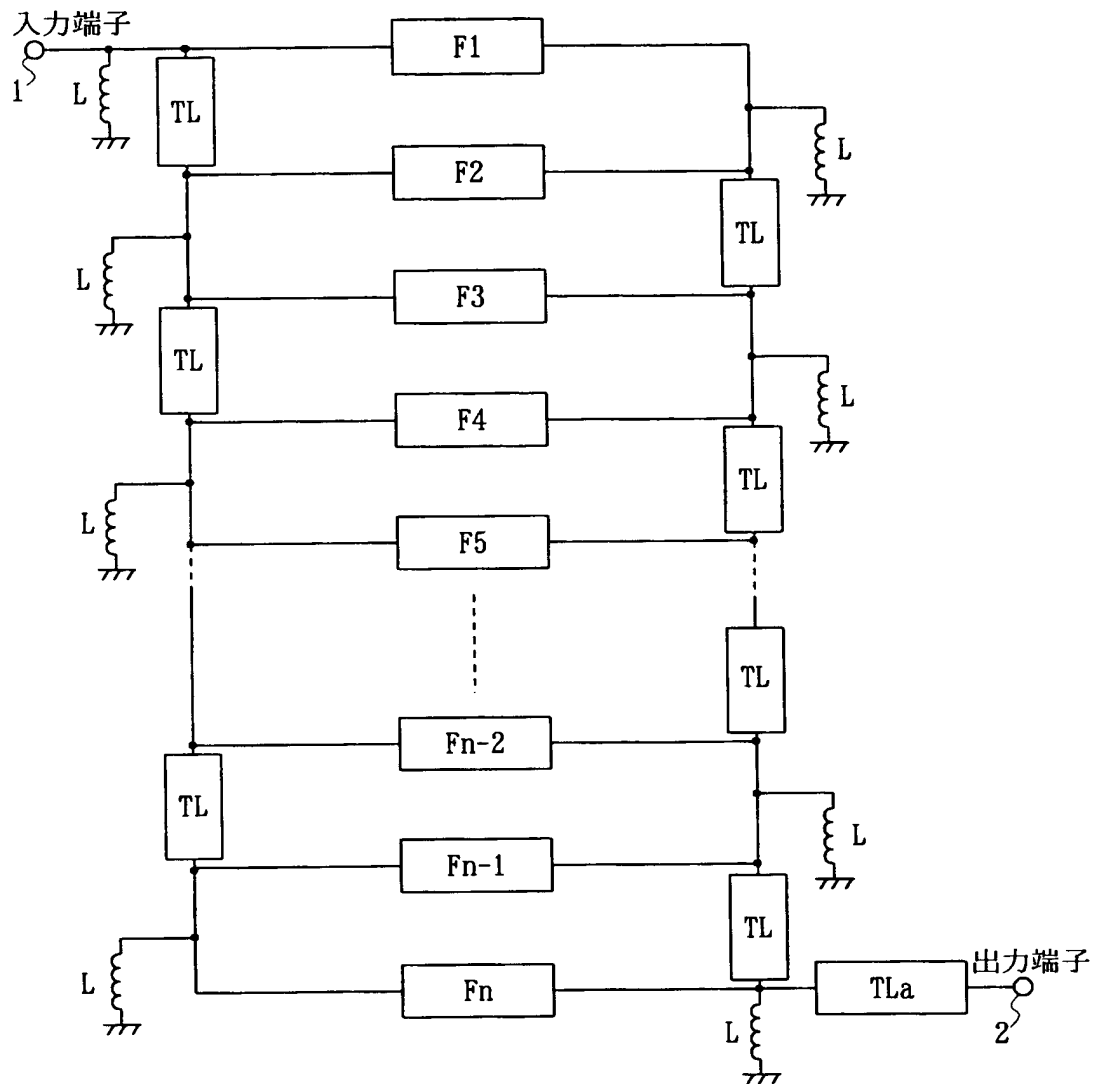
(e)	伝送経路		$\lambda/2$ 伝送回路の数	位相の関係
	a	101'→201'→202'→203'	0	a-b
	b	101'→102'→202'→203'	1	逆相
	c	101'→102'→103'→203'	0	a-c 同相

(f)	伝送経路		$\lambda/2$ 伝送回路の数	位相の関係
	a	101''→201''→202''→203''	2	a-b
	b	101''→102''→202''→203''	3	逆相
	c	101''→102''→103''→203''	2	a-c 同相

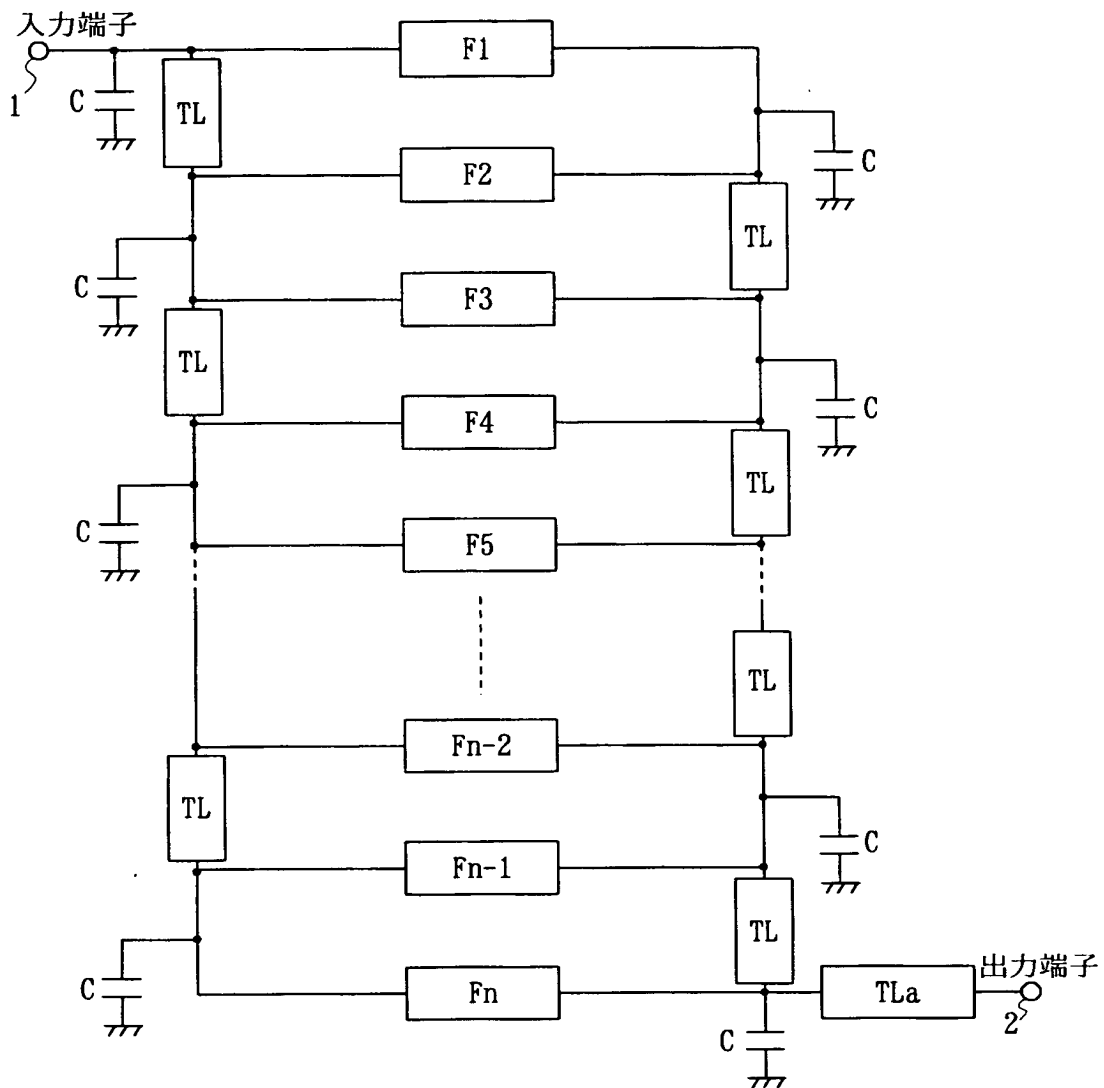
【図 9】



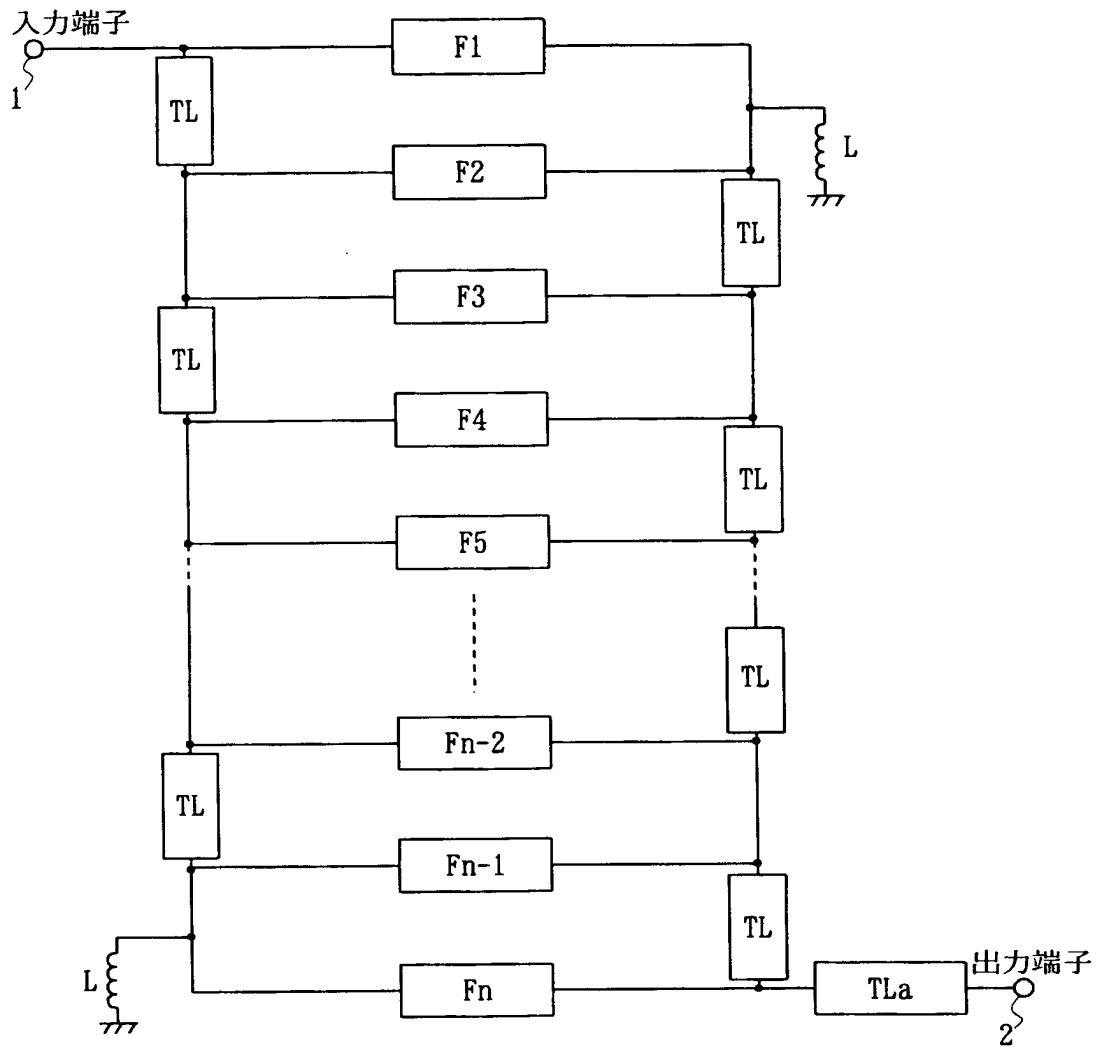
【図 10】



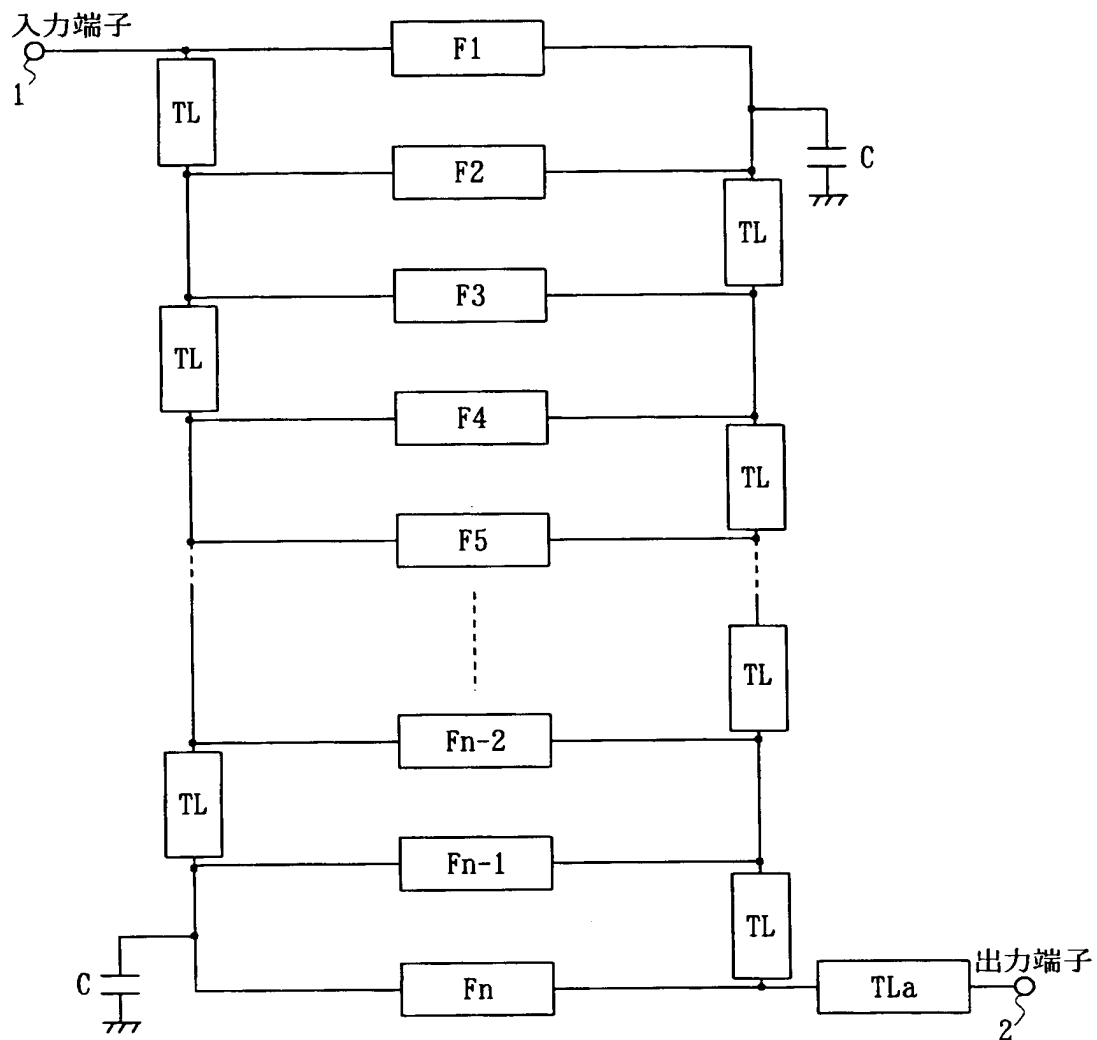
【図 11】



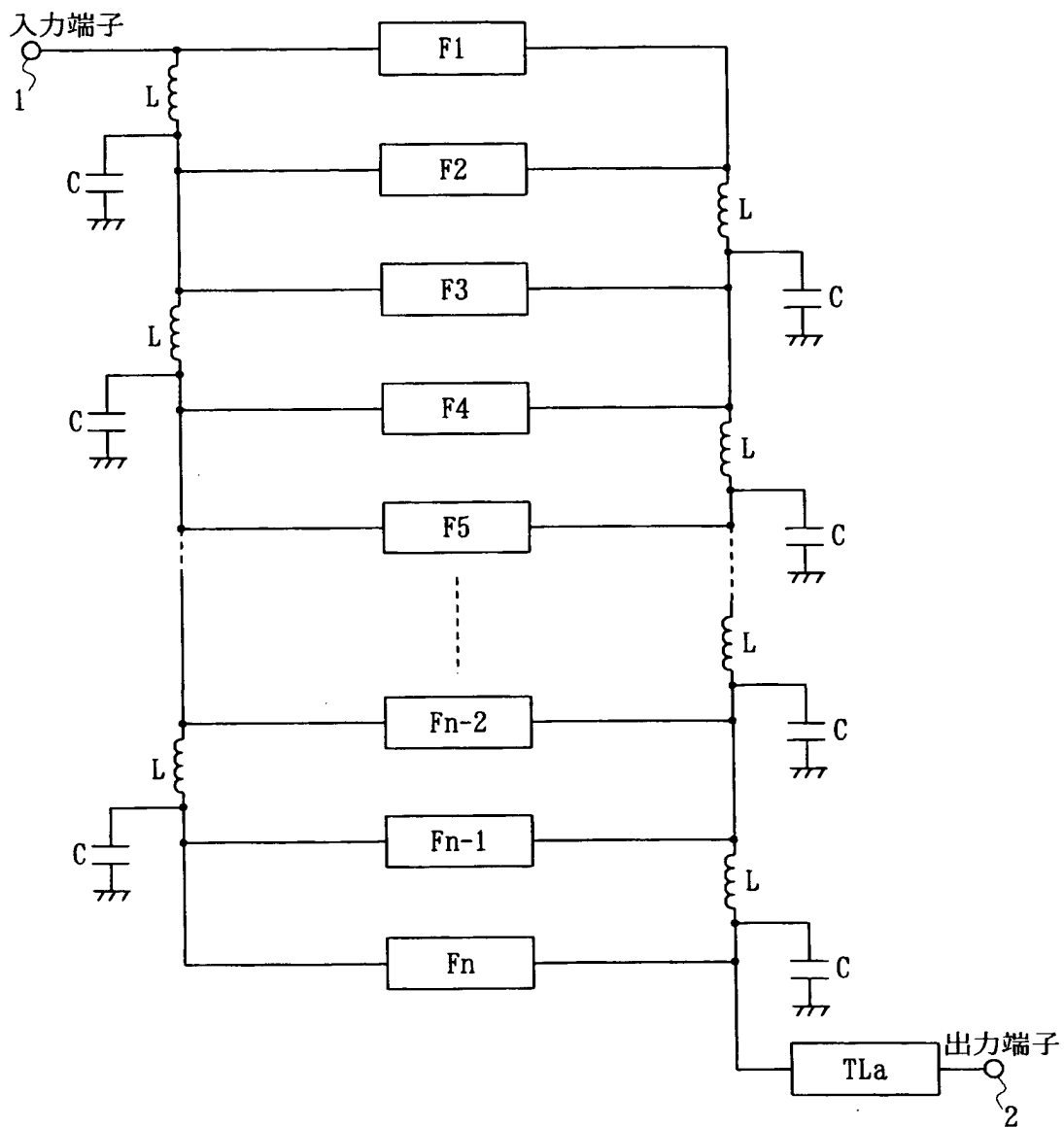
【図 12】



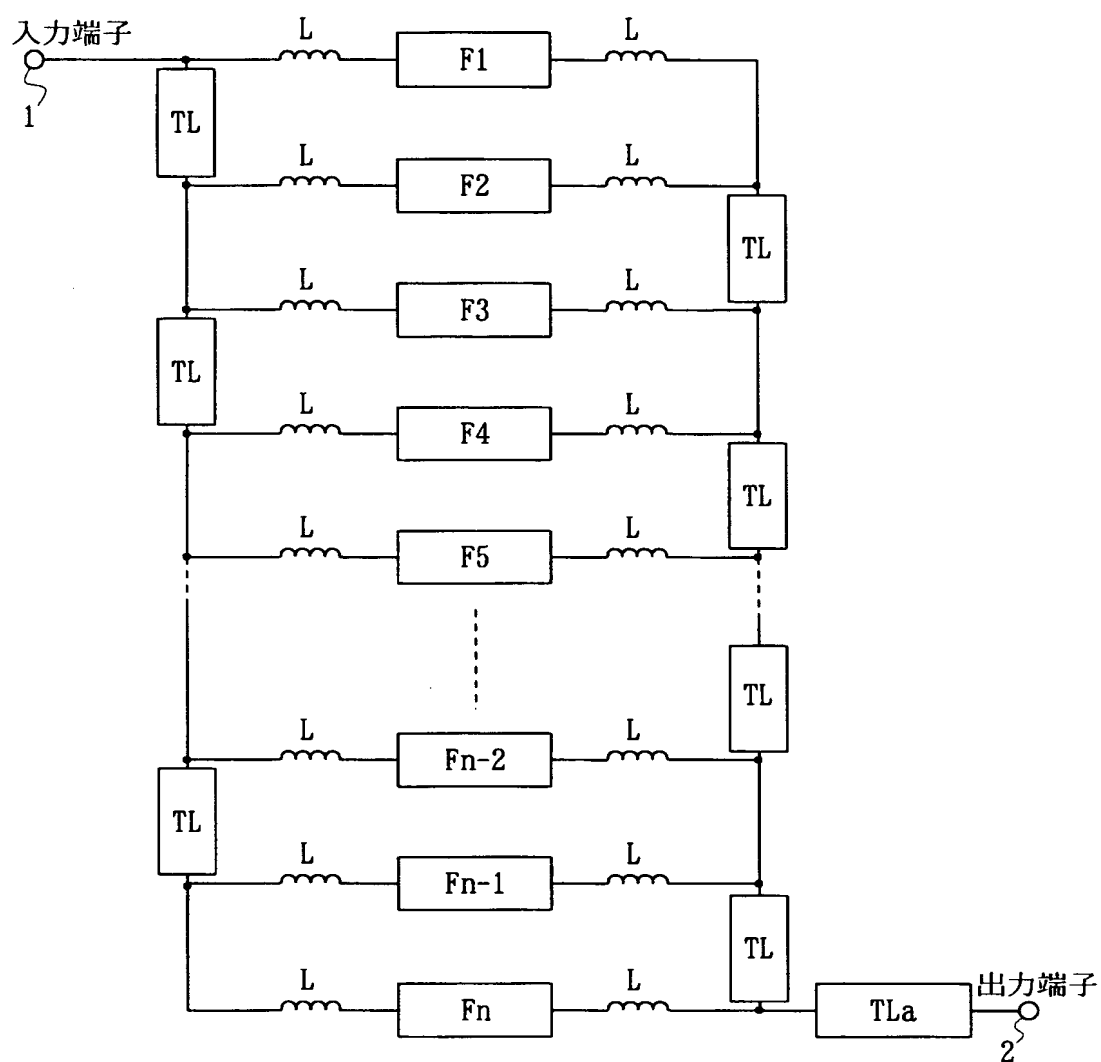
【図 13】



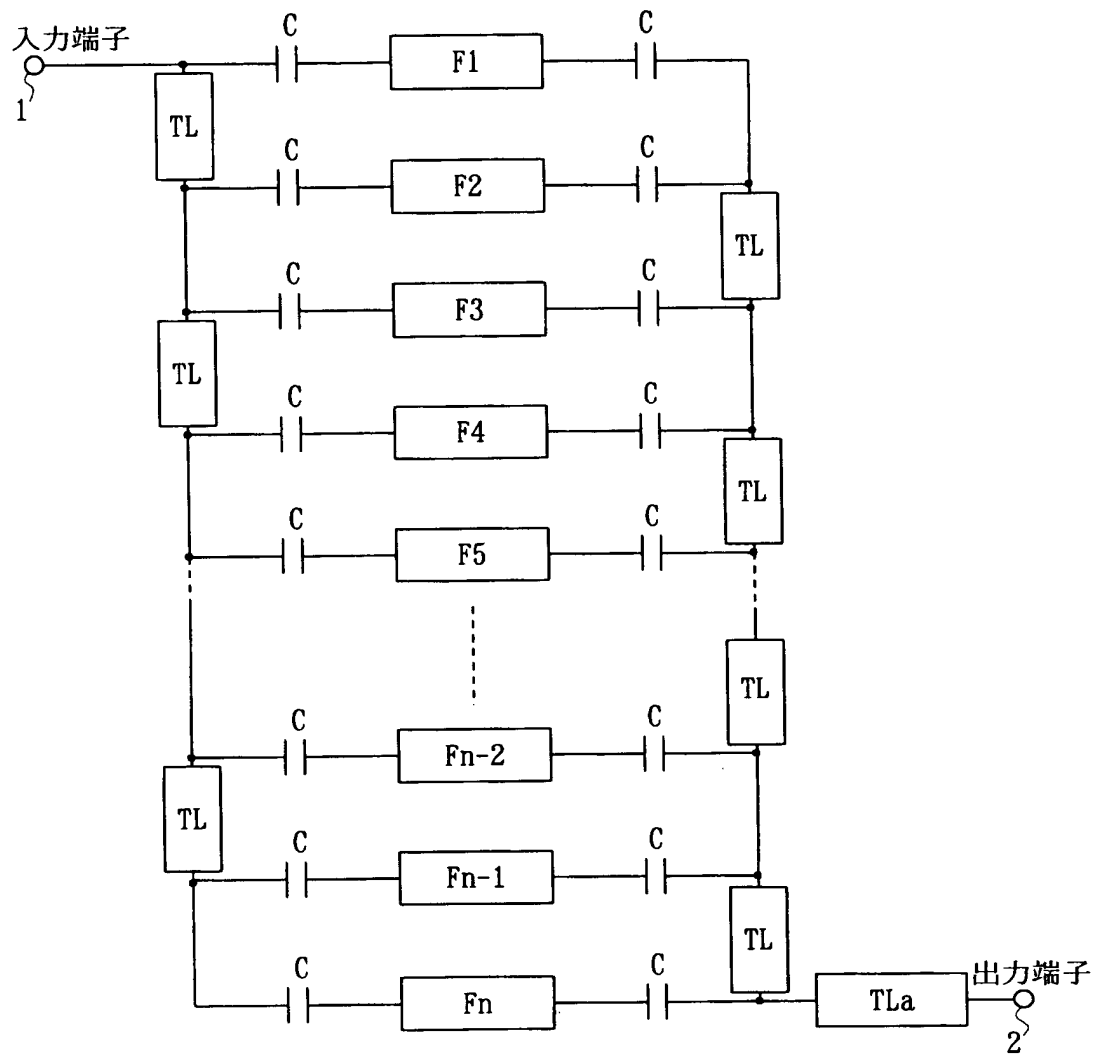
【図 14】



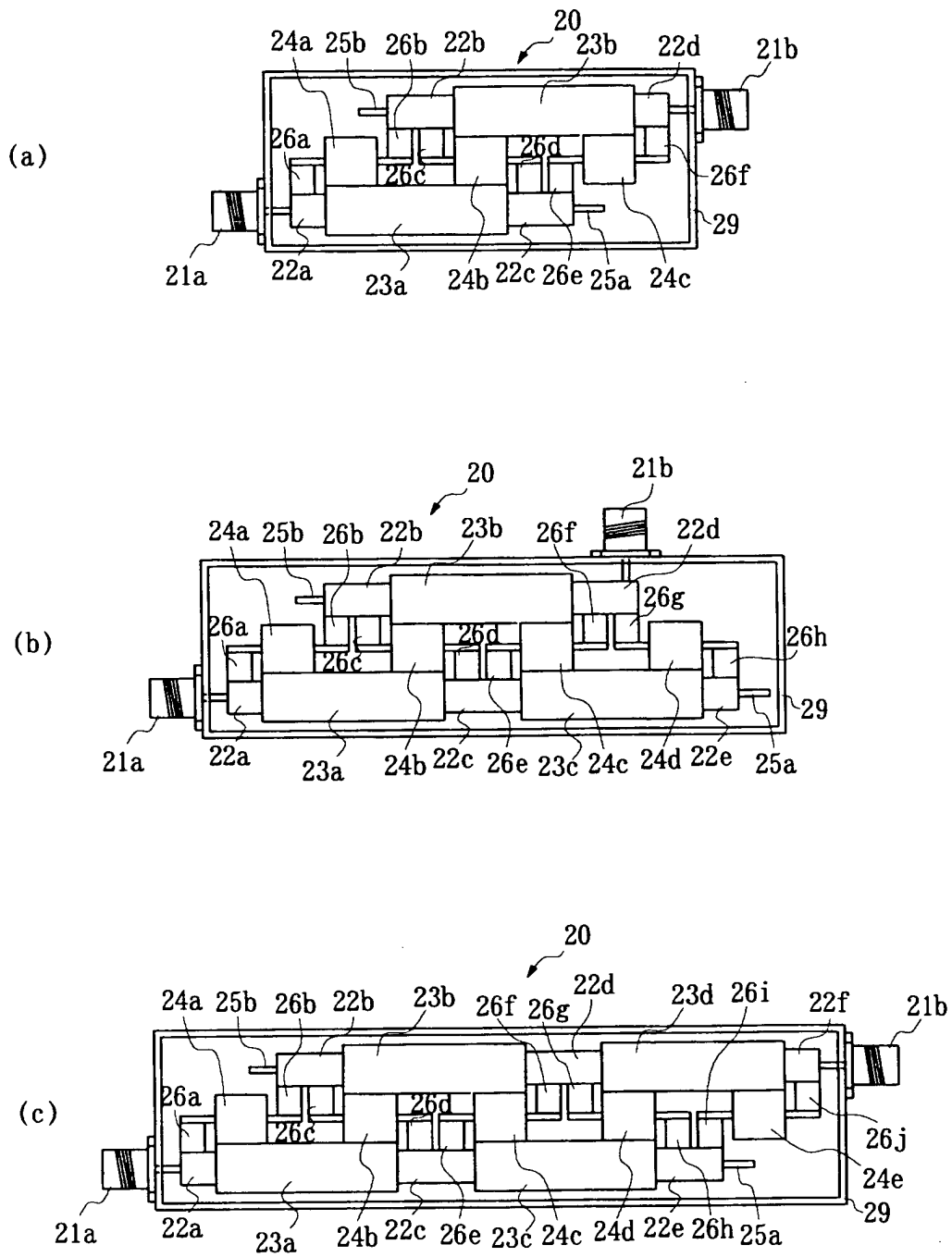
【図 15】



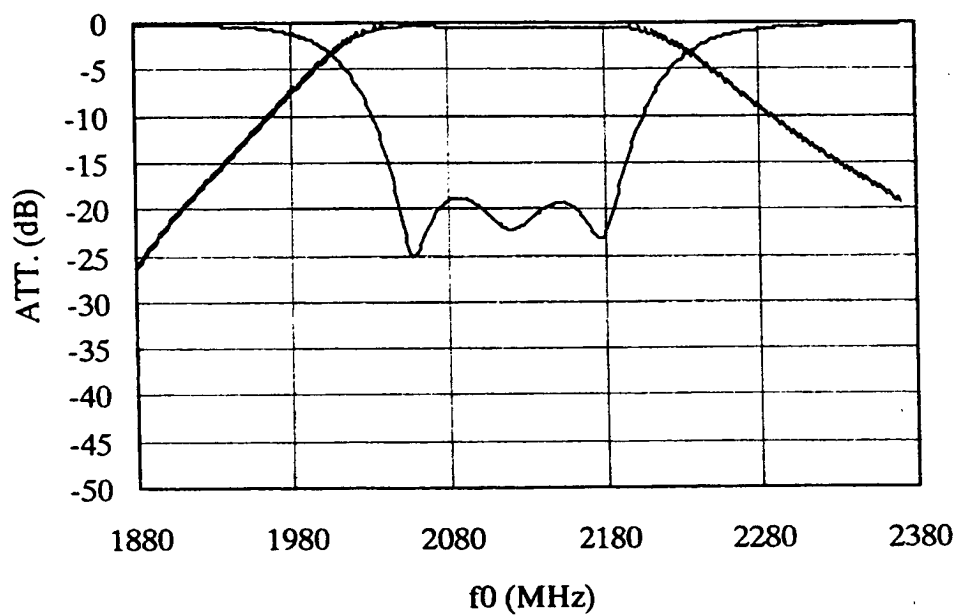
【図 16】



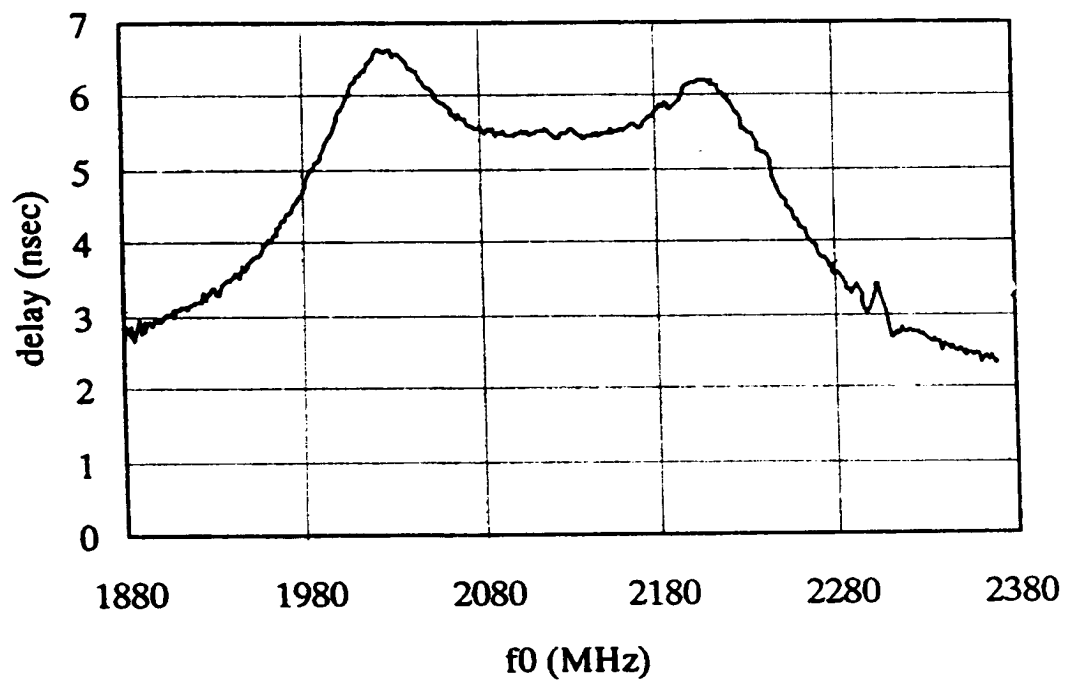
【図 17】



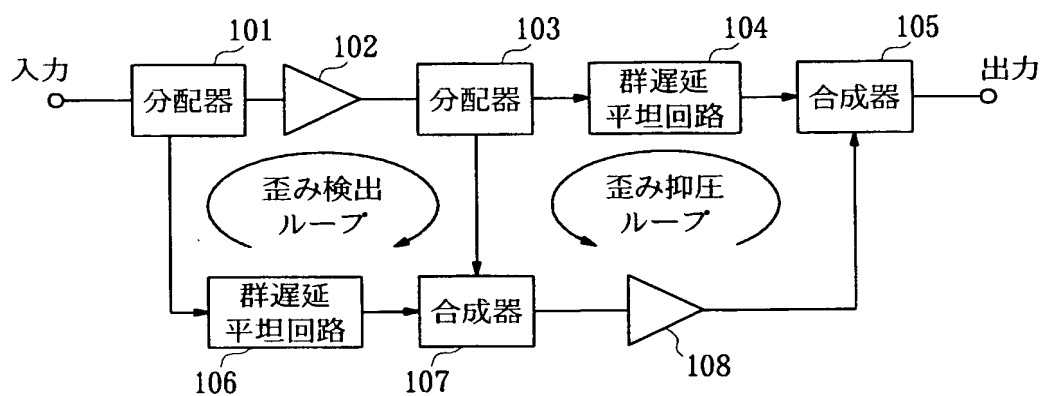
【図 18】



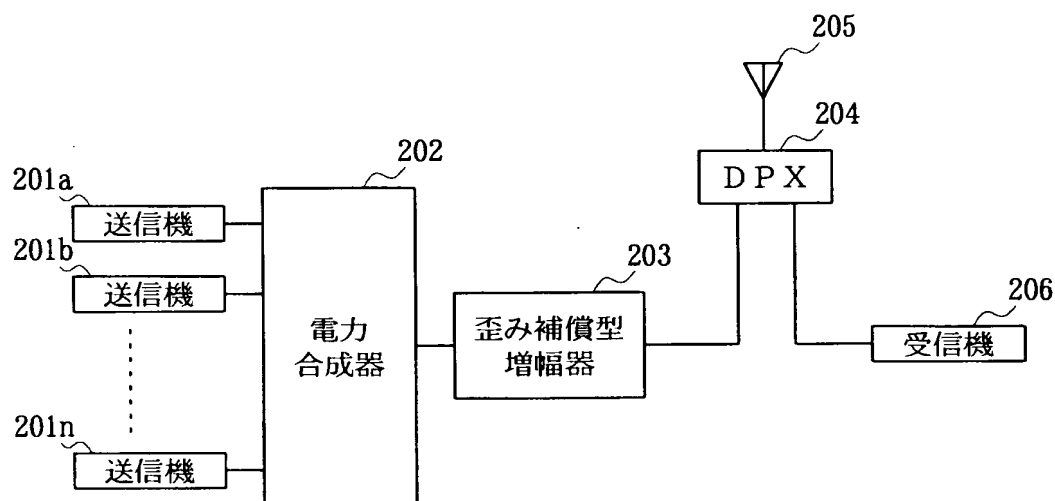
【図 19】



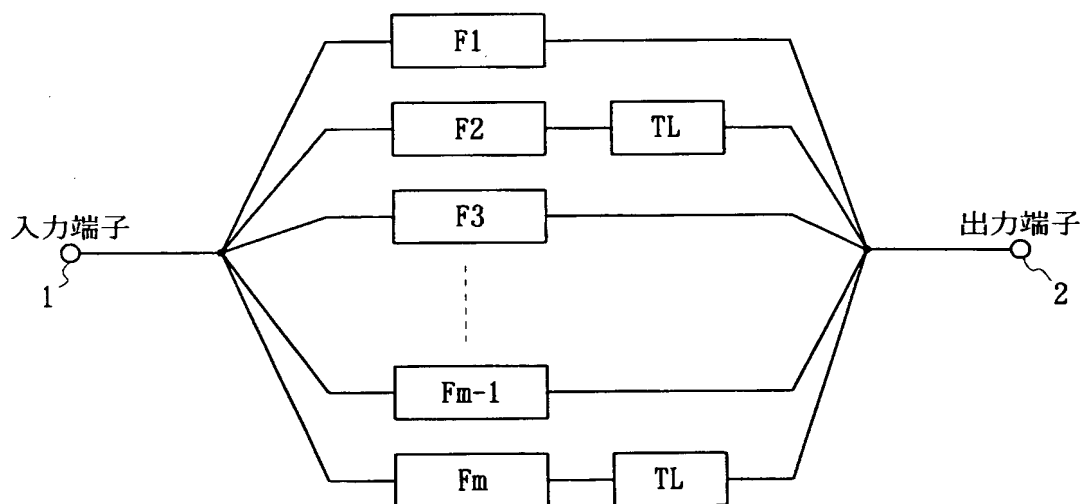
【図 20】



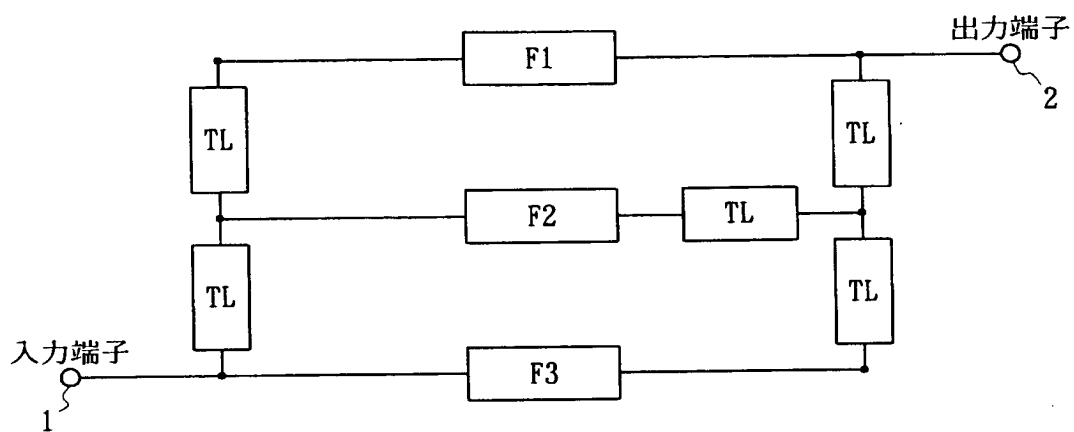
【図 21】



【図 22】



【図 23】



【書類名】 要約書

【要約】

【課題】 簡素な構造で、容易に形成できる並列多段型帯域通過フィルタを構成する。

【解決手段】 入力端子 1 からみて、奇数 ($2n-1$) 番目の共振器の入力端子側のポートと偶数 ($2n$) 番目の共振器のそれぞれの入力端子側のポート間に、伝送信号の略 $1/2$ 波長 ($\lambda/2$) の電気長を有する伝送線路 TL をそれぞれ接続し、入力端子 1 からみて、偶数 ($2n$) 番目の共振器の出力端子側のポートと奇数 ($2n+1$) 番目の共振器の出力端子側のポートとの間にも、 $\lambda/2$ の電気長を有する伝送線路 TL を接続する。また、出力端子 2 からみて 1 番目の共振器 F_n と出力端子 2 との間に、入力端子 1 と出力端子 2 との間の透過位相を調整する $\lambda/2$ の電気長を有する伝送線路 TL a を挿入する。

【選択図】 図 1

特願 2 0 0 2 - 2 5 4 4 4 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 2 3 1]

1. 変更新月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

京都府長岡京市天神二丁目 2 6 番 1 0 号

氏 名

株式会社村田製作所